

Kraftelektronik

Laborationshandledning

Laboration 1: Flyback-omvandlaren

Laboration 2: Fyrkvadrant DC-DC-omvandlaren

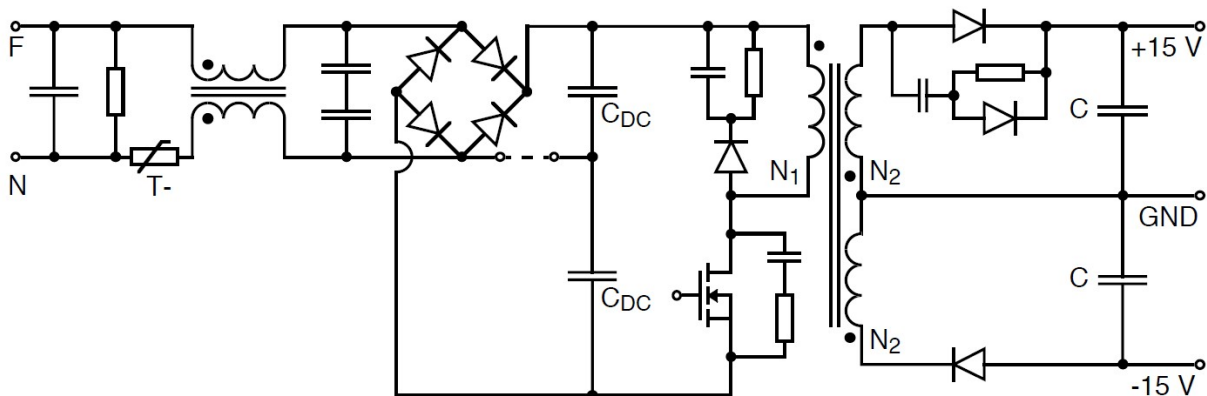
Flyback-omvandlaren.....	1
Huvudkrets hos en typisk Flyback-omvandlare.....	1
Snubber-kretsar	2
Spänningsreglering.....	3
Förberedelser.....	3
Laborationsuppgifter	3
Fyrkvadrant DC-DC-omvandlare – beskrivning av blocken	5
Triangelvågsgenerator.....	6
Mellanledningsspänningsmätning.....	8
Drivkorten	10
Förberedelser.....	12
Laborationsuppgifter	15
Kretsscheman och datablad till laborationerna.....	20

Flyback-omvandlaren

Flyback-omvandlaren vi ska undersöka i laboratoriet är en utvärderingsmodul från Texas Instruments. Omvandlaren är baserad på en krets som är speciellt framtagen för Power-Over-Ethernet som inte är av särskilt intresse i denna kurs men väldigt bra för lab-ändamål eftersom spänningen är förhållandevis låg. Faktum är att matningsspänningen som ska användas i labbet är endast 24 V_{DC}. Eftersom omvandlaren matas med DC så behövs ingen likriktare vilket gör att man studerar ett mera renodlad problem i detta fall. En annan sak som är bra med just denna utvärderingsmodul är att den är försedd med rikligt med testpunkter.

Huvudkrets hos en typisk Flyback-omvandlare

En typisk huvudkrets för ett kommersiellt primär-switchat nätaggregat visas i Figur 1. Även om vi inte ska labba på en flyback-omvandlare som ser ut precis som i Figur 1 så finns det många likheter. Direkt på omvandlarens ingång sitter ett ingångsfilter som består av flera delar först ett DM-filtret (Differential Mode Filter) bestående av en resistor och en X-kondensator. Efter DM-filtret sitter ett CM-filtret (Common Mode Filter) bestående av en CM-drossel och två Y-kondensatorer. Efter DM-filtret sitter ytterligare en komponent märkt T-. Detta är en NTC-resistor vars resistans minskar med ökande temperatur. Denna används för att minska inrusningsströmmen när omvandlaren ansluts till nätet med ouppladdade mellanledskondensatorer. Mellanledskondensatorerna är placerade efter likriktaren.

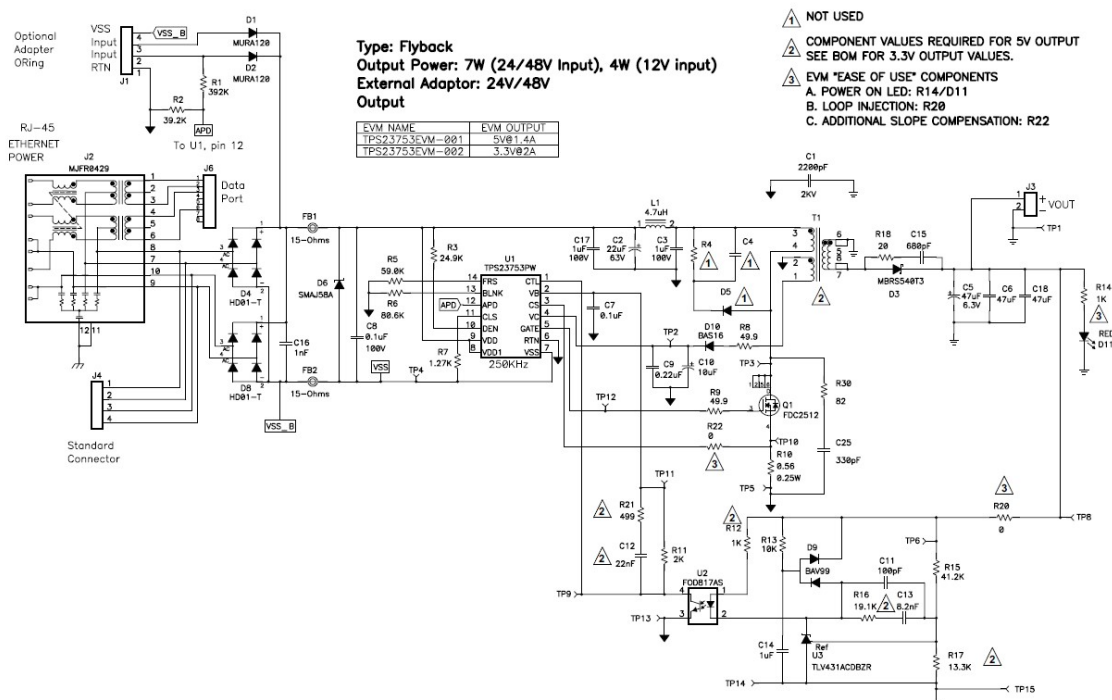


Figur 1: Krafterelektronisk huvudkrets hos en typisk flyback-omvandlare.

Nätaggregatet som visas i Figur 1 är tänkt att också fungera i länder med 115 V fasspänning. För att möjliggöra detta så kan man koppla om mellanledskondensatorernas anslutning till diodlikriktaren så som den streckade linjen visar vid 115 V fasspänning. Om denna anslutning görs så innebär detta att under positiv halvperiod på nätspänningen så laddas den övre mellanledskondensatorn och under negativ halvperiod så laddas den undre. Detta resulterar i att mellanledsspänningen blir lika stor som för 230 V fasspänning (utan den streckade anslutningen). Moderna batteriladdare till mobiltelefoner och bärbara datorer är ofta switchade nätaggregat baserade på flyback-principen. Dessa har ofta ett brett inspänningsområde exempelvis 100-240 V_{AC} utan någon form av elektrisk förändring (omkoppling). Detta är möjligt genom att sådana laddare är utrustade med en power factor corrector (PFC) som är en uppspänningsomvandlare placerad mellan diodlikriktaren och mellanledskondensatorn. Denna styrs på ett sådant sätt att strömmen in till likriktaren är fri från lågfrekventa övertoner, vilket är ett normkrav för många elektroniska apparater. Eftersom det är en uppspänningsomvandlare så blir nätaggregatet också väldigt tolerant mot låga inspänningar.

Kretsen i Figur 1 är en isolerad flyback-omvandlare liksom den som ska undersökas i labbet, se Figur 2. Transformatorn är ansluten i serie med switch-transistorn, en MOSFET i det här fallet, och

dessa båda är placerade parallellt över mellanledet. Både i Figur 1 och i Figur 2 så har transformatorn två sekundärlindningar. Nätaggregatet i Figur 1 har två utspänningar $\pm 15 V_{DC}$. Nätaggregatet vi ska laborera på har dock bara en utspänning $+5 V_{DC}$. I vårt fall är den andra sekundärlindningen en bias-lindning som används för att skapa matningsspänning till reglerkretsen TPS23753. Flyback-dioderna är placerade i serie med respektive sekundärlindning. Efter dioderna är ett kapacitivt utgångsfilter placerat. Komponent U3 (TL431) är en referensdiod som används för att jämföra uppmätt utspänning med ett referensvärde innan det återkopplas via optokopplaren U2 (FOD817) till reglerkretsen. Regulatorn baseras på peak-strömsreglering vilket innebär att primärströmmen ska återkopplas till reglerkretsen. Detta sker genom att en spänning som är proportionell mot primärströmmen återkopplas (med hjälp av R10). Det finns även en hel del andra komponenter som är av stort intresse, framförallt snubbrarna som är placerade över transformatorns primärsida, switch-transistorns utgång och över flyback-dioden (observera likheten med snubbrarna i Figur 1).



Figur 2: Flyback-omvandlaren som ska undersökas vid laborationen.

Snubber-kretsar

Tre snubbrar finns i flyback-omvandlaren vi ska undersöka. Den viktigaste av snubbrarna är den som är placerad över transformatorns primärlindning. Den näst viktigaste är den som är placerad över flyback-dioden. Den minst viktiga (snarast oviktig) är den snubber som är placerad mellan drain och source på MOSFET:en. Hur som helst är det så att enligt databladet är inte snubbern över primärsidan monterad! Detta är en överspännings-snubber som ska ta hand om överspänning orsakad av läckinduktans vid frånslag av MOSFET. Troligtvis behövs den inte på grund av den låga spänningen. Snubbern över flyback-dioden är en överspännings-snubber som ska begränsa spänningen över dioden vid dess frånslag. Observera att denna snubber-kondensator laddas upp och ur vid switchning. Snubbern över MOSFET-utgångssida är av upp- och urladdningstyp och ska profilera MOSFET-frånslag så att drain-source-spänningen stiger samtidigt som drain-strömmen sjunker för att minska frånslagsförlusterna och begränsa spänningsderivatan.

Spänningsreglering

Spänningsreglering ligger utanför fokus för denna kurs men läs gärna igenom databladet för TPS23753 före laborationen. Om det finns avsnitt ni inte förstår så är det inte så mycket att oroa sig för eftersom förståelse för en sådan krets ofta tar ganska lång tid. Det är dock bra om ni känner till hur ingångarna CTL och CS används eftersom detta är ganska typiskt för den här sortens controller-kretsar. Beskrivningen i dokumentationen är ganska oöverskådlig. En betydligt mycket bättre beskrivning finns i Unitrode applikationsnot U-100A (Texas Instruments dokument slua143.pdf).

Förberedelser

Läs igenom användar-guiden för TPS23753EVM-001 (slvu246.pdf) och Kapitel 17 (17.1-17.4 och 17.8.3) i kursboken. Tänk på att det kan krävas ett godkänt skriftligt förhör (på teorin) för att få fullgöra laborationen. Tänk efter vad du behöver mäta för att kunna göra laborationsuppgifterna. Det framgår av schemat på sidan 3 i användar-guiden vilka mätpunkter som är tillgängliga (TP). Förbered beräkningarna efter bästa förmåga, dvs försök ta fram uttryck för beräkningarna nedan.

Laborationsuppgifter

Flyback-omvandlaren matas från ett laboratorieaggregat till kontakten J1 istället för RJ-45 kontakten. Utspänningen från nätaggregatet ska vara inställd på 24 V och nätaggregatet ska anslutas till J1:2 Input (24V) och J1:1 RTN (GND). Märkeffekten för flyback-omvandlaren är 7W. Det är lagom att utföra testerna nedan med en belastning på 5W. Hur stor ska R_{LOAD} vara?

1. Mät spänningen över switch-transistorn (Q1). Varför är den större än V_{dc} (=24V)? Kan man räkna ut hur stor den är? Ledning $N_2/N_1=0.262$ och $V_{out}=5$ V. Hur stor spänning måste flyback-dioden D3 kunna blockera (stationärt, dvs ta ej hänsyn till läck- och ströinduktanser)? Jämför med angiven spännings-rating för halvledarna (se datablad).
2. Mät duty-cyceln, dvs kvoten t_p/T .
3. Det finns inga testpunkter vid sekundärlindningen eller vid flyback-dioden. Eftersom vi vet transformatorns omsättning gör inte detta så mycket. Mät primärströmmens toppvärde i_{1pk} och dess rippel (under pulsen alltså), Δi_1 . Hur stora är motsvarande värden på sekundärsidan? Beräkna självinduktansen på primärsidan genom att använda

$$L \frac{di_L}{dt} = v_L$$

4. Antag att spänningen över switch-transistorn och flyback-dioden kan skrivas:

$$\begin{cases} v_{DS}(t) = R_{DS(on)} \cdot i_D(t) \\ v_D(t) = V_{D0} + R_D \cdot i_D(t) \end{cases}$$

Observera att $i_D(t)$ syftar på drain-ström i övre uttrycket ovan och diodström i undre, och dessa är naturligtvis inte samma ström. För att göra det enkelt för sig kan man ställa upp ett allmängiltigt uttryck för framspänningsfallet

$$v_F(t) = V_{F0} + R_F \cdot i_F(t)$$

Ovanstående kan användas tillsammans med ett antagande om att strömmen har utseendet

$$i_F(t) = I_0 + k \cdot t$$

Observera att k är positiv för switch-transistorn och negativ för flyback-dioden men det behöver man inte ta hänsyn till förrän man sätter in siffror. Om man bortser från switch-förlusterna så tecknas medeleffektörlusten som

$$P_D = \frac{1}{T_n} \cdot \int_0^{T_n} p(t) \cdot dt = \frac{1}{T_n} \cdot \int_0^{t_p} p(t) \cdot dt = \frac{1}{T_n} \cdot \int_0^{t_p} v_F(t) \cdot i_F(t) \cdot dt$$

Där t_p är pulstiden. Sätt in $v_F(t)$ och $i_F(t)$ enligt ovan och ta fram ett uttryck för effektförlusterna i switch-transistorn och flyback-dioden. Sätt in strömmarna och pulstiderna (duty-cyceln) du mätt under punkt 1 till 3 ovan.

5. Transformatorn i flyback-omvandlaren är av typ Coilcraft POE70P-50L. Det saknas data för kärnan och lindningarna för transformatorn. För att ändå kunna göra beräkningar på transformatorn så kan vi anta att kärnan är av typ Ferroxcube EP10 i materialet 3F3 (ferrit) som lämpar sig för 250 kHz. Denna kärna har ungefär samma geometriska mått som Coilcraft-kärnan och dessutom finns data. Om man antar att $N_1=42$, $N_2=11$ och $N_{BIAS}=28$ så får man omsättningarna som anges i databladet för Coilcraft-kärnan. Ferroxcube EP10-3F3 med luftgapslängd 160 μ m har $A_L=100$ nH vilket betyder att självinduktansen för primärlindningen är

$$L_1 = A_L \cdot N_1^2 = 100 \cdot 42^2 \text{ nH} = 176 \mu\text{H}$$

Detta värde är inte långt ifrån värdet som Coilcraft anger för sin transformator. Beräkna maximal flödestäthet ur

$$\hat{\Psi} = L_1 \hat{i}_1 = N_1 A_e \hat{B} \Leftrightarrow \hat{B} = \frac{L_1 \hat{i}_1}{N_1 A_e}$$

Jämför värdet med mätnadsflödestätheten för materialet 3F3 (Ferroxcube sid 120 Fig. 3). Finns det någon marginal till magnetisk mättning?

Använd samma uttryck för att uppskatta kärnförlusterna om du antar att hela strömriplet är vid frekvensen 250 kHz (använd Ferroxcube, sid 121 Fig. 6)

$$2B_{AC} = \Delta B = \frac{L_1}{N_1 A_e} \Delta i_1$$

Diagrammet i databoken ger de specifika förlusterna (dvs förlusterna per volymenhet). För att beräkna de verkliga förlusterna måste du multiplicera med kärnans (effektiva) volym V_e . Gör detta. Tycker du kärnförlusterna verkar höga?

6. Enligt specifikationen för transformatorn Coilcraft POE70P-50L så ges lindningsresistanserna av (BIAS-lindningen bortser vi från):

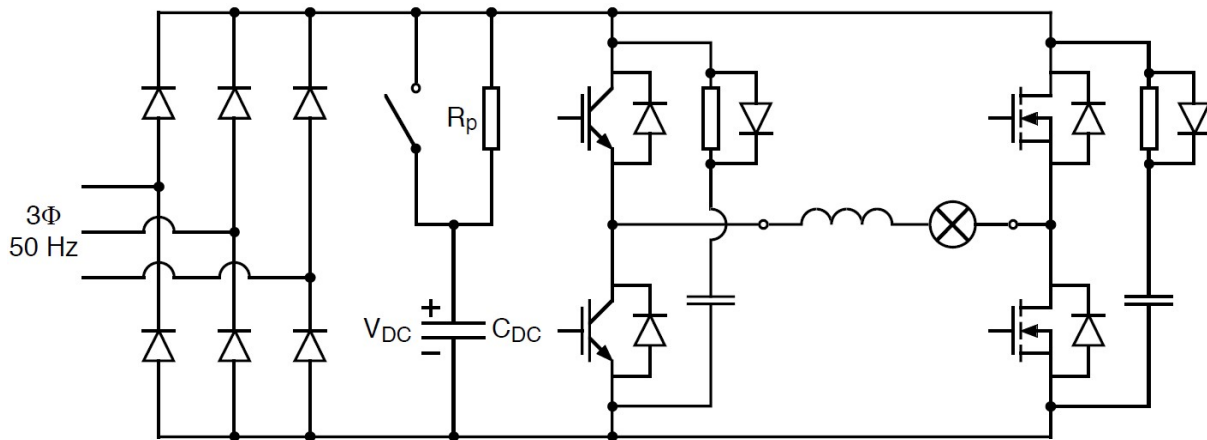
$$\begin{cases} R_{DC,1} = 0.414 \Omega \\ R_{DC,2} = 0.060 \Omega \text{ per lindning} \end{cases}$$

Hur många parallella sekundärlindningar finns det? Vad blir resistansen för den totala sekundärlindningen? För att beräkna lindningsförlusterna så kan man använda samma uttryck som det ni härledde under punkt 4. Hur höga blir lindningsförlusterna?

7. Mät utspänningsriplet. Härled ett uttryck för att beräkna detsamma (Ledning: se avsnitt 17.3.6 i läroboken), och räkna ut ett teoretiskt värde på utspänningsriplet.

Fyrkvadrant DC-DC-omvandlare – beskrivning av blocken

Fyrkvadrant DC-DC-omvandlaren som undersöks i laboratoriet, består i själva verket av en diodlikriktare (AC-DC-omvandlare) mellanledskondensatorer och två transistorhalvbryggor. Alltså är laborationens namn lite missvisande i och med att det är en AC-DC-omvandlare som undersöks. Dessutom är fyrkvadrantdrift ej möjlig eftersom en diodlikriktare inte kan mata ut effekt på AC-nätet. Observera att den ena halvbyggen baseras på MOSFET-teknologi och den andra på IGBT-teknologi. I Figur 3 finns även snubbrar med samt en krets för att minska inrusningsströmmen som annars skulle flyta genom de ouppladdade mellanledskondensatorerna. Denna krets är kopplad i serie med mellanledskondensatorerna.



Figur 3: Den kraftelektroniska huvudkretsen för den i laborationen undersökta omvandlaren.

Den kraftelektroniska huvudkretsen i Figur 4 är ansluten till kraftnätet via två transformatorer. En trefasig fulltransformator är direkt ansluten till nätet för att tillhandahålla galvanisk separation. Den andra transformatorn, som är ansluten till fulltransformatorns sekundärsida, är en sparkopplad vridtransformator som används för att variera AC-spänningen för att kunna variera mellanledningsspänningen. Ett lämpligt värde att använda vid laborationen är $V_{DC} \leq 170V$. Samtidigt är det viktigt att säkerställa att reläet som kortsluter inrusningsmotståndet är draget så att inte effektutvecklingen i motståndet blir hög vid drift.

Börvärdet på omvandlarens utspänning sätts med hjälp av en extern potentiometer. Den pulsbreddsmodulerade (eng. Pulse Width Modulated, PWM) utspänningen mäts med hjälp av en differentialprobe. Den mätta utspänningen tillsammans med den mätta utströmmen (som mäts med en strömtång) studeras på oscilloskopet.

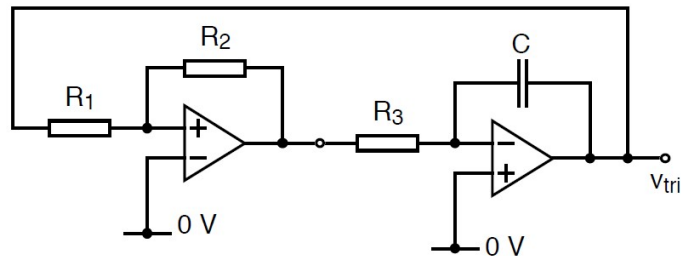
Alla laborationsuppställningarna är utrustade med vars ett digitalt fyrkanals-oscilloskop som används för mätningarna. Observera att det är yttersta vikt att inte oscilloskop-probarnas jordklämmor placeras på olika potentialer eller på hög potential. Detta beror på att inuti oscilloskopet så är samtliga probars jordklämmor sammankopplade och dessutom anslutna till skyddsjord. Man måste vara extra försiktig när man mäter på högspänningssidan på transistordrivstegen och undvika att mäta någon annan stans än på just det drivsteget (för den transistorn) man undersöker. Om ni är osäkra på detta skall ni fråga innan ni gör mätningarna.

Nedan följer en beskrivning av blocken som tillsammans utgör omvandlarens styrelektronik.

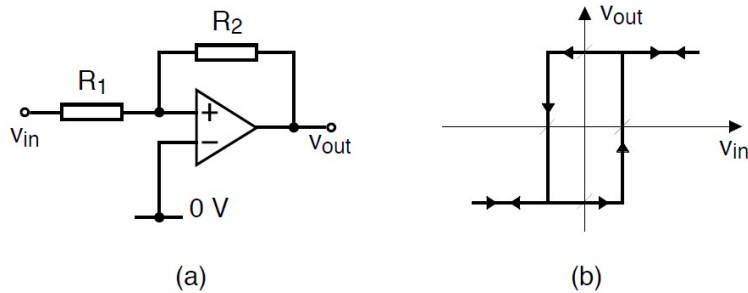
Triangelvågsgenerator

Triangelvågsgeneratoren består av en Schmitt-trigger (positivt återkopplad förstärkarkrets) och en integrator, se Figur 5.

Utgången från Schmitt-triggeren kan endast anta två tillstånd (diskreta spänningsnivåer) motsvarande den positiva och den negativa matningsspänningen (ungefär). Övergången mellan dessa två utspänningsnivåer sker vid två diskreta inspänningsnivåer. Schmitt-triggerens utsignal är insignal till integratorn. Eftersom integratorns insignal är styckvis konstant så blir integratorns utsignal rampformad. Eftersom denna rampformade signal är insignal till Schmitt-triggeren så genereras omslagen i Schmitt-triggerens utgång av den rampformade signalen vilket leder till att en triangelvåg skapas.



Figur 4: Triangelvågsgenerator.



Figur 5 Schmitt-trigger (a) och dess insignal-utsignal-karaktäristik (b).

För Schmitt-triggeren i Figur 5 gäller följande:

Potential på komparatorns positiva ingång, v_+ , skrivs:

$$v_+ = v_{in} - \frac{v_{in} - v_{out}}{R_1 + R_2} \cdot R_1 = \frac{R_2}{R_1 + R_2} \cdot v_{in} + \frac{R_1}{R_1 + R_2} \cdot v_{out}$$

För att beräkna insignalnivå för Schmitt-trigger-omslag från hög till låg utsignalnivå så tar man fram nedanstående förhållande

$$v_+ > 0 \Rightarrow v_{out} = +V_{CC}$$

$$v_+ < 0 \mapsto v_+ > 0 \Rightarrow$$

$$\frac{R_2}{R_1 + R_2} \cdot v_{in} + \frac{R_1}{R_1 + R_2} \cdot (+V_{CC}) = 0 \Rightarrow v_{in} = -\frac{R_1}{R_2} \cdot V_{CC}$$

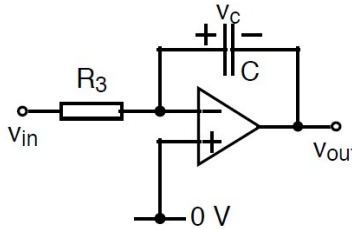
Omvänt, för att beräkna insignalnivå för Schmitt-trigger-omslag från låg till hög utsignalnivå så gäller nedanstående

$$v_+ < 0 \Rightarrow v_{out} = -V_{CC}$$

$$v_+ > 0 \mapsto v_+ < 0 \Rightarrow$$

$$\frac{R_2}{R_1 + R_2} \cdot v_{in} + \frac{R_1}{R_1 + R_2} \cdot (-V_{CC}) = 0 \Rightarrow v_{in} = \frac{R_1}{R_2} \cdot V_{CC}$$

Dessa beräkningar ger insignal-utsignal-karaktäristiken för en Schmitt-trigger, se Figur 5. Ur Figur 5 syns genast att Schmitt-triggern fungerar som ett relä med hysteres. I Figur 6 visas triangelvågsgeneratorns integrator.



Figur 6: Triangelvågsgeneratorns integrator.

Strömmen genom resistorn R_3 och kondensatorn C , det vill säga integratorströmmen i , tecknas

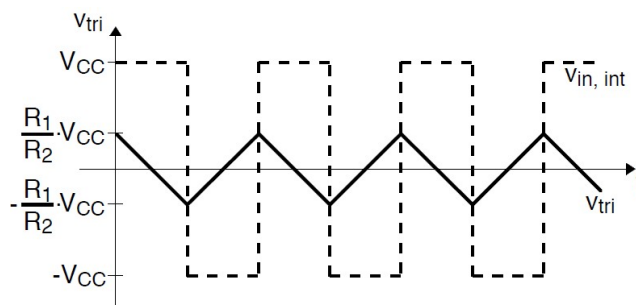
$$i = \frac{v_{in} - 0}{R_3} = C \cdot \frac{dv_C}{dt} = C \cdot \frac{d}{dt}(-v_{out}) = -C \cdot \frac{dv_{out}}{dt} \Rightarrow$$

$$\frac{dv_{out}}{dt} = -\frac{1}{R_3 \cdot C} \cdot v_{in} \Rightarrow v_{out}(t) - v_{out}(t_0) = -\frac{1}{R_3 \cdot C} \cdot \int_{t_0}^t v_{in}(\tau) \cdot d\tau$$

Observera att insignalen är styckvis konstant med två nivåer (alltså en fyrkantsignal) vilket ger

$$v_{out}(t) - v_{out}(t_0) = -\frac{1}{R_3 \cdot C} \cdot v_{in}(t_{0+}) \cdot (t - t_0)$$

Uttrycken för Schmitt-triggern och integratorn tillsammans ger att integratorns in- och utsignaler blir som i Figur 7.



Figur 7: Integratorns in- och utsignal (i triangelvågsgeneratoren).

Mellanledningsspänningsmätning

För att modulatern ska ge upphov till rätt duty-cycle oberoende av mellanledningsspänningens nivå så måste triangelvågen amplitud motsvara halva mellanledningsspänningen i reglernivåer (alternativt kan spänningarnas referensvärden skalas mot mellanledningsspänningen). Oavsett vilket, så måste mellanledningsspänningen mätas. I omvandlaren som undersöks i laborationen görs detta med en differentialförstärkare (våldigt vanligt) med förstärkningen 0.05. Utsignalen från differentialförstärkaren matar både en 12V-zenerdiod och en krets märkt AD633.

AD633 är en fyrkvadrant (!) analog multiplikator som används för att multiplicera triangelvågen med differentialförstärkarens utsignal. På detta vis skapas en triangelvåg med amplitud proportionell mot mellanledningsspänningens nivå. 12V-zenerdioden som också matas från differentialförstärkaren börjar leda när spänningen över den är 12V vilket motsvarar en mellanledningsspänning på 240V. Detta leder till att tyristorn TY1 triggas som i sin tur ger tändare lysdioden LD1. När LD1 leder dras anodpotentialen på LD1 ner till 2.5-3V

Utgången på differentialförstärkaren (alltså mellanledningsspänningsmätningen) är också insignal till en op-förstärkare (U5D) av typ LF347. Här jämförs signalen med en justerbar spänning (R18). Om mellanledningsspänningen (uttryckt i reglernivåer) är lägre än nivån man ställer in med R18 så stängs Q1 av (off-tillstånd) och Q2 tänds (on-tillstånd = mättnadstillstånd). När Q2 leder så tänds lysdioden LD2 och anodpotentialen på LD2 dras ner till 2.5-3V.

Som diskuteras senare så är LD1 och LD2 felindikatorer. Den sänkta anodpotentialen på LD1 eller LD2 (samma potential) används för att signalera till transistordrivstegen att avbryta switchningen. Skillnaden mellan att trigga TY1 och Q2 är att felet återställs om triggningen av Q2 upphör men inte om triggvillkoret för TY1 upphör, eftersom en tyristor är självhållande (eng. latching). Enda sättet att återställa ett fel som triggat TY1 är att ta bort matningsspänningen eller trycka på RESET, dvs S1, vilket kortsluter TY1 och leder till att anodströmmen slutar flyta genom TY1.

Anledningen till att dela upp felstillstånden på detta vis är att TY1 triggas av överspänning på mellanledet, vilket anses vara ett allvarligt fel. Q2 triggas av underspänning, vilket måste kunna återställas automatiskt eftersom underspänning detekteras under uppstart (dvs när mellanledskondensatorerna laddas upp). Vi underspänning så stängs dessutom Q1 (försätts i off-tillstånd). Q1 matar dragspolen på inrusningsreläet (Figur 3) vilket betyder att reläet öppnas vid underspänning. Parallellt med reläet är inrusningsresistorn R_P ansluten. Dessa båda komponenter är anslutna i serie med mellanledskondensatorerna C_{DC} och används för att begränsa inrusningsströmmen då likriktaren ansluts till elnätet. Annars kan den initialt höga spänningsderivatan leda till en väldigt hög inrusningsström. Genom att ansluta en resistor i serie så

reduceras detta problem. När mellanledningsspänningen nått en viss nivå så kortsluts resistorn för att undvika att utsätta den väldigt höga effektförluster.

Den till mellanledningsspänningen anpassade triangelvågen används för pulsbreddsmodulation. Eftersom detta är en fyrkvadrant DC-DC-omvandlare bestående av två transistorhalvbryggor så ska två pulsbreddsmodulerade signaler skapas, en för vardera halvbyggen. Eftersom bärvågsmodulation används så behövs två spänningsbörvärden. Dessa båda spänningsbörvärden skapas från ett spänningsbörvärde som sätts med hjälp av en extern potentiometer.

Eftersom vi har ett spänningsbörvärde men ska skapa två så behövs en strategi för att göra detta. För att de två börvärdena ska motsvara samma spänning som det ursprungliga så ska differensen mellan de nya börvärdena vara lika stor som det ursprungliga. Dessutom är det bra om övermodulation inträffar för båda halvbyggena vid samma spänningsnivå eftersom man då kan utnyttja mellanledningsspänningen i så stor utsträckning som möjligt. Sättet man brukar göra på är att man låter båda börvärdena ha en nivå som motsvarar halva det ursprungliga börvärdet och att det ena börvärdet är positivt och det andra negativt. Om halvbyggena kallas x och y betyder detta

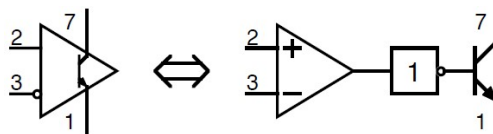
$$\begin{cases} v_{x,ref} = 0.5v_{ref} \\ v_{y,ref} = -0.5v_{ref} \end{cases} \Rightarrow v_{x,ref} - v_{y,ref} = v_{ref}$$

Detta är anledningen till att inverterande förstärkarkopplingar är anslutna direkt på referenssignalen i kretslayouten för modularen. Observera att i detta fall spelar det ingen roll om man multiplicerar referensvärdena med en halv eller inte eftersom vi inte har någon återkopplad regulator så utspänningen från omvandlaren blir vad den blir oavsett vad det externa referensvärdet säger. För några av omvandlarna är den första inverterarens förstärkning -1 i stället för -0.5 .

Börvärdena jämförs med den till mellanledningsspänningen anpassade triangelvågen med hjälp av komparatorer av typ LM311 med pull-up resistorer eftersom LM311 har open-collector-utgång. LM311 har dessutom open-emitter-utgång. För komparatorerna här är dessa anslutna till elektronikjord. Observera att LM311 har en intern inverterare, se Figur 8. Komparatorutgången ger en spänning som motsvarar ungefär $+V_{CC}$ då referensvärdet (i fråga) är högre än triangelvågen. Omvänt så blir komparatorns utsignal ungefär $-V_{CC}$ då referensvärdet (i fråga) är lägre än triangelvågen.

Komparatorutgångarna PWM1 och PWM2 är pulsbreddsmodulerade signaler. Båda dessa är utsignaler från modularkortet och insignaler till vars ett transistordrivkort som styr en transistorhalvbrygga vardera. PWM1 är styrsignal till ett ferrit-isolerat transistordrivkort som består av två drivsteg för att styra både den övre och den undre transistorn i en IGBT-modul. På motsvarande sätt är PWM2 styrsignal till ett opto-isolerat drivkort som består av två drivsteg för att styra både den övre och den undre transistorn i en MOSFET-modul.

Vanligtvis använder man naturligtvis samma transistorteknik för alla halvbyggena i samma omvandlare. För undervisningsändamål är det dock intressant att kunna jämföra olika teknologier.



Figur 8: LM311 kretssymbol (vänster) och dess ekvivalent (höger).

Drivkorten

Både det ferrit-isolerade och det opto-isolerade drivkortet har en spänningsdelare direkt på ingången. Dessa spänningsdelare skapar två spänningsnivåer -10V och +10V som PWM-signalerna från modulorkortet (PWM1 och PWM2) jämförs med. Detta betyder att en PWM-signal jämförs med två spänningsnivåer med hjälp av komparatorer av typ LM311. Detta görs för att varje halvbygga består av två transistorer som ska ha varsin gate-styrsignal. Anledningen till att man väljer $\pm 10V$ är att man vill ha lite extra störmarginal. Om man följer signalvägen från PWM1 eller PWM2 ut till effekttransistorerna kommer man att upptäcka att för PWM signaler mellan $\pm 10V$ så är båda de till drivkortet anslutna transistorerna i off-tillstånd. Observera att komparatorerna (LM311) i detta fall är försedda med pull-down resistorer. Dessutom är en av ingångarna till drivkortens komparatorer ansluten till en pnp-transistor och vidare ner till elektronikjord. Denna anslutning är gjord för att utnyttja det faktum att LM311 är försedd med en STROBE-ingång som används på så sätt att om STROBE tvingas låg så stängs komparatorns utgångstransistor av.

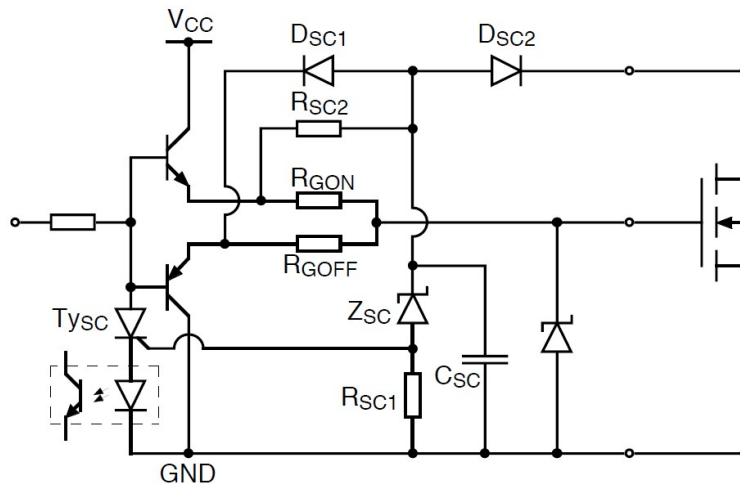
I laboratorieomvandlarna används STROBE-ingången för att stänga av transistorerna i den till drivkortet anslutna halvbyggen om något av de tidigare nämnda felen rörande mellanledningsspänningen skulle uppstå, dvs om TY1 eller Q2 triggas. I den följande analysen kommer vi också att se att om TY3 på något av drivkortet triggas så kommer också komparatorernas STROBE-ingång att dras låg och effekttransistorerna att stängas av.

Efter komparatorerna så följer blanking-time-kretsar vilka är tänkta att fördröja transistor-tillslag utan att fördröja motsvarande frånslag. Detta behövs för att undvika dynamisk eller transient kortslutning av en halvbygga. Efter blanking-time-kretsarna så skiljer sig drivkortet åt och behandlas därför var för sig.

Opto-isolerat drivsteg

Inverteraren före opto-kopplaren tillhör egentligen blanking-time kretsen men behövs också för att invertera signalen eftersom opto-kopplaren i detta fall är inverterande. Själva drivsteget består av ett komplementärt transistorpar som bildar ett push-pull-steg och två gate-motsänd, ett för tillslag och ett för frånslag. Resten av komponenterna utgör ett kortslutningsskydd som används för att upptäcka och om möjligt koppla bort ett överströms- eller kortslutningsfel. Både MOSFET och IGBT uppvisar ett resistivt beteende på utgången där ledspänningsfallet ökar med ökande ström. För dessa båda komponenter ökar dessutom resistansen med ökande temperatur. Detta betyder att man genom att mäta drain-souce- (DS) eller collector-emitter- (CE) spänningen avgöra om det går mer ström än komponenten är gjord för. Det opto-isolerade drivsteget med kortslutningsskydd visas i Figur 9.

Kortslutningsskyddet är designat på så sätt att när MOSFET:en leder, vid normal drift, så flyter en låg ström genom dioden D_{sc2} (ungefär 1 mA) via resistorn R_{sc2} . Om spänningen över MOSFET:en överstiger zenerspänningen för Z_{sc} så triggas tyristorn Ty_{sc} . I kretslayouten för det opto-isolerade drivsteget så förs denna felsignal tillbaka till tyristorn TY3 via en opto-kopplare. När TY3 triggas så tänds lysdioden LD1 och STROBE-ingångarna på komparatorerna dras låga vilket resulterar i frånslag av alla omvandlarens effekttransistorer. Denna signalväg är ganska lång vilket betyder att överströmsfel eller kortslutning inte detekteras snabbt nog för att skydda omvandlaren från att gå sönder. Därför så är basterminalerna på push-pull-stegets transistorer anslutna till Ty_{sc} och vidare ner till referensnivån (GND-nivå) för drivstegets högspänningssida. Därför kommer den tyristorn vars drivsteg detekterar kortslutning att stängas av väldigt snabbt.



Figur 9: Drivsteg inklusive kortslutningsskydd för MOSFET. Observera att endast drivsteget högspänningssida visas. Denna typ av drivsteg kan användas för alla typer av spänningsstyrda krafttransistorer dvs även för IGBT.

Dioden D_{sc2} ska blockera när effektttransistorn är i blocktillstånd för att säkerställa att drivsteget inte utsätts för samma höga spänning som effektttransistorn måste kunna blockera dvs minst mellanledningsspänning. Detta betyder att dioden D_{sc2} i de flest fall måste kunna blockera flera hundra volt. Anledningen till att strömmen genom dioden D_{sc2} ska vara låg när den leder är att övergången från ledtillstånd till blocktillstånd måste ske så snabbt som möjligt. Med andra ord är det önskvärt att hålla reverse-recovery-tiden för D_{sc2} så kort som möjligt trots att blockspänningen ska vara hög. Vid tillslag av MOSFET:en så ska D_{sc2} gå från blocktillstånd till ledtillstånd. Utarmningsområdet hos D_{sc2} beter sig i det här fallet som en kondensator som är laddad till en spänning som motsvarar mellanledningsspänningen. Kondensatorn C_{sc} behövs för att begränsa spänningspulsen som annars skulle hamna över zenerdioden och därmed troligtvis trigga kortslutningsskyddet. Kondensatorn begränsar också spänningspulsen vid MOSFET fränslag. I detta fall laddas kondensatorn C_{sc} ur mot referenspotential via D_{sc1} . Moderna IC-kretsar för drivning av MOSFET:ar och IGBT:er har ofta en programmerbar tid där kortslutningsskyddet inte är aktivt i samband med switchningarna.

Ferrit-isolerat drivsteg

Detta drivkort förefaller mer komplicerat än det opto-isolerade. Detta beror på att det ferrit-isolerade drivsteget inte bara ska överföra styrsignalen utan även energin som behövs att krafttransistorn (IGBT i detta fall) för tillslaget. För det opto-isolerade drivsteget krävs en galvaniskt separerad DC-matning för varje drivsteg eftersom opto-kopplaren inte kan överföra energin som behövs för ett tillslag. Denna galvaniskt separerade matning visas inte i drivkortets schema utan i ett eget separat schema.

I kretsschemat för det ferrit-isolerade drivsteget inverteras PWM-signalen 2 gånger efter blanking-time kretsen. Detta skulle kunna gjorts enklare genom att använda en icke-inverterande buffer-krets.

Efter inverterarna blandas (mixas) PWM-signalerna med en klocksignal från en oscillator. Denna klocksignal har ganska hög frekvens, 3 MHz. Själva blandningen av signalerna sker med hjälp av de logiska AND- och NAND-grindarna. Vid hög nivå på PWM-signalen ut från blanking-time-kretsen så följer AND-grindens utgång klocksignalen och NAND-grindens utgång är dess invers. Vid låg nivå på PWM-signalen ut från blanking-time-kretsen så är AND-grindens utgång låg och

NAND-grindens utgång hög, oberoende av klocksignalen. Utsignalerna från dessa logiska grindar driver vars ett push-pull steg vardera och därefter en gemensam transformator (primärlindning). I serie med transformatorns primärlindning sitter en kondensator för att blockera likspänning så att transformatorn inte DC-magnetiseras vilket skulle leda till magnetisk mättning och snabbt förstöra den.

De båda dioderna på transformatorns sekundärsida bildar en likriktare. Eftersom en transformator endast kan överföra AC-signaler betyder detta att likriktarens utgångsspänning är större än noll vid hög nivå (logisk 1) ut från blanking-time-kretsarna. Vid låg nivå (logisk 0) ut från blanking-time-kretsen så kommer transformatorns sekundärspänning och därmed likriktarens utspänning noll. Vid IGBT tillslag kommer gate-strömmen att flyta genom D7 och R17 (tillslags-gate-resistor). Vid IGBT frånslag så kommer i stället gate-strömmen att flyta genom Q11 och R18 (frånslags-gate-resistor). För att säkerställa att frånslaget blir fullständigt är det nödvändigt att spänningen över C13 är större än två diodspänningsfall till dess att frånslaget är fullbordat.

Kortslutningsskyddet fungerar på liknande sätt som det för det opto-isolerade drivsteget. Notera zenerdioderna som är placerade över gate-source-terminalerna. Dessa används för att begränsa denna spänning från att överstiga genombrottsnivån. Denna genombrottsnivå är typiskt 50V men en vanlig rekommendation är att inte överskrida 20V. Liknande zenerdioder är monterade på det opto-isolerade drivsteget även om de inte visas i kopplingsschemat för kretskortet.

Förberedelser

Förbered laborationen genom att gå igenom bifogade kopplingsscheman för fyrkvadrantomvandlaren och beskrivningen av kopplingsscheman i denna laborationshandledning. Gå igenom förlustberäkning, så att du vet ungefär vad som ska göras på laborationen. Studera hur snubber-kondensatorns kapacitans väljs för överspännings-snubbar för transistorhalvbryggor. Gör följande två uppgifter och fyll i innan laborationen:

1. Uppskatta märkeffekten hos omvandlaren. I databladen för krafthalvledare står det ofta att de är testade vid märkström (rated current) och vid till exempel 70% av märkspänningen. Dessa test är utförda i ett laboratorium. I praktiska situationer kan det vara svårt att uppnå så gynnsamma situationer som i laboratoriet med avseende på ströinduktans etc. Därför är det lämpligt att ta till mer restriktiva marginaler för praktiska applikationer.

Maximal mellanledningsspänning motsvarande 60% av nominell max-spänning, för komponenten med lägst märkspänning.

Maximal lastström motsvarande 80% av nominell kontinuerlig max-ström, för komponenten med lägst märkström

Komponent	Likriktare (Rectifier) SKD 50	IGBT SKM 50 GB 123 D	MOSFET SKM 245 F
Ström I_0			
Spänning V_{DC}			

2. Uppskatta omvandlarens förluster vid värsta driftfallet med märkdata för omvandlaren enligt punkten ovan. Antag att omvandlaren arbetar vid en duty-cycle $D = 0.95$ och switch-frekvens $f_{sw} = 5.0$ kHz. Arbetsgången beskrivs nedan:

- Förlusterna för trefaslikriktaren ges av Fig. 3b i databladet.

P_{rect} : _____

- Ledförlusterna för IGBT:en ges av Fig. 11 ($125\text{ }^\circ\text{C}$) i databladet tillsammans med

$$V_{S(on)} = V_{S0} + R_S \cdot I_0 \quad (1)$$

V_{S0} : _____

R_S : _____

$$P_{S,cond}(T_{sw}) = \frac{E_{S,cond}(T_{sw})}{T_{sw}} = V_{S(on)} \cdot I_0 \cdot \frac{t_{cond}}{T_{sw}} = V_{S(on)} \cdot I_0 \cdot D_S \quad (2)$$

$P_{s,cond}$: _____

- Switch-förlusterna för IGBT:en ges av Fig. 2 i databladet. För att skala förlusterna använd

$$P_{S,on} = E_{S,on}(T_{sw}) \cdot f_{sw} \quad \text{och} \quad E_{S,on}(T_{sw}) = \frac{E_{on,n}}{V_{DC,n} \cdot I_{0,n}} \cdot V_{DC} \cdot I_0 \quad (3)$$

$E_{on,n}$: _____

$E_{S,on}$: _____

$P_{S,on}$: _____

$$P_{S,off} = E_{S,off}(T_{sw}) \cdot f_{sw} \quad \text{och} \quad E_{S,off}(T_{sw}) = \frac{E_{off,n}}{V_{DC,n} \cdot I_{0,n}} \cdot V_{DC} \cdot I_0 \quad (4)$$

$E_{off,n}$: _____

$E_{S,off}$: _____

$P_{S,off}$: _____

- Ledförlusterna för frihjulsdioden i IGBT-modulen ges av Fig. 17 i databladet och

$$P_{D,cond}(T_{sw}) = V_{D(on)} \cdot I_0 \cdot D_D \quad (5)$$

$V_{D(on)}$: _____

D_D : _____

$P_{D,cond}$: _____

- Frånslagsförlusterna för frihjulsdioden i IGBT-modulen ges av Fig. 18 i databladet och

$$P_{D,off} = E_{D,off}(T_{sw}) \cdot f_{sw} \quad \text{och} \quad E_{D,off}(T_{sw}) = \frac{E_{off,n}}{V_{DC,n} \cdot I_{0,n}} \cdot V_{DC} \cdot I_0 \quad (6)$$

$E_{off,n}$: _____

$E_{D,off}$: _____

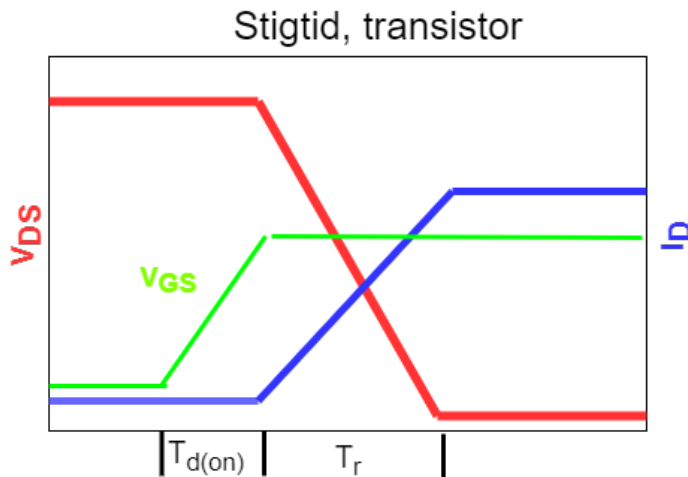
$P_{D,off}$: _____

- Ledförlusterna hos MOSFET:en ges av Fig. 5 (125 °C) i databladet. Framspänningsfallet och ledförlusterna beräknas enligt ekvationerna (1) och (2) ovan.

V_{S0} : _____

R_s : _____

För att beräkna switch-förlusterna för MOSFET:en används stig- och falltiderna (t_r och t_f) som specificeras under Characteristics på första sidan i databladet och skapa E_{on} och E_{off} ur dessa. Eftersom vi inte vet fall-resp. stigtid för spänningen antar vi att den faller (eller stiger) samtidigt som strömmen.



$E_{on,n}$: _____

$E_{S,on}$: _____

$P_{S,on}$: _____

$E_{off,n}$: _____

$E_{S,off}$: _____

$P_{S,off}$: _____

Ledförlusterna för frihjulsdioden i MOSFET-modulen ges av Fig. 11 i databladet och ekvation (5) ovan.

$V_{D(on)}$: _____

D_D : _____

$P_{D,cond}$: _____

Switchförlusterna för frihjulsdioden i MOSFET-modulen är inte specificerade i databladet så de bortser vi från.

$$P_{omvandlare} = P_{rect} + P_{S,cond (IGBT)} + P_{S,on (IGBT)} + P_{S,off (IGBT)} + P_{D,cond(IGBT-Diode)} + P_{D,off (IGBT-Diode)} + P_{S,cond (MOSFET)} + P_{S,on (MOSFET)} + P_{S,off (MOSFET)} + P_{D,cond (MOSFET-Diode)}$$

Laborationsuppgifter

I labbuppställningen förekommer flera olika referenspotentialer. Höga spänningar utan isolering finns på korten och petskydd saknas eller är otillräckligt i vissa fall. Därför är det viktigt att följande regler följs:

1. Säg **alltid** till labbhandlaren och få godkänt **varje** gång spänningen sätts på till likriktaren.
2. Säg **alltid** till era medlaboranter innan ni sätter på spänningen och försäkra er om att de hört.
3. Flytta **aldrig** mätprober när spänningen är på och rör **aldrig** omvandlaren när spänningen är på.
4. Försäkra er **alltid** om att spänningen i kondensatorn (DC-ledet) har sjunkit till en säker nivå efter att spänningen stängts av innan ni rör omvandlaren.

Punkterna 2-4 gäller naturligtvis alltid när man arbetar med elektronik, tex prototyper.

- 1 Kretskorten har testpunkter vilka är utmärkta i bifogade kopplingsscheman. Utför mätningar för att verifiera att dessa signaler ser ut som förväntat.
 - a) Mät triangelvågen tillsammans med PWM-signalerna 1 och 2. Testa att ändra börvärdet, vad händer med signalerna?
 - b) Mät upp differentialförstärkarens förstärkning: _____
 - c) Används unipolär eller bipolär switchning? Finns det någon fördel med detta?
 - d) Mellan påslag för undre och övre transistor på båda benen (ett ben åt gången!) Finns det någon blankningstid? Hur lång är den? Skiljer den sig mellan MOSFET och IGBT?
- 2 Vi kan inte direkt mäta upp stig- eller falltid för MOSFET-transistorn men genom att mäta V_{GS} kan vi ändå bilda oss en uppfattning om dessa. Sedan kan vi använda dessa värden för att uppskatta switchförlusterna och jämföra med värdet som beräknades i förberedelseuppgifterna.

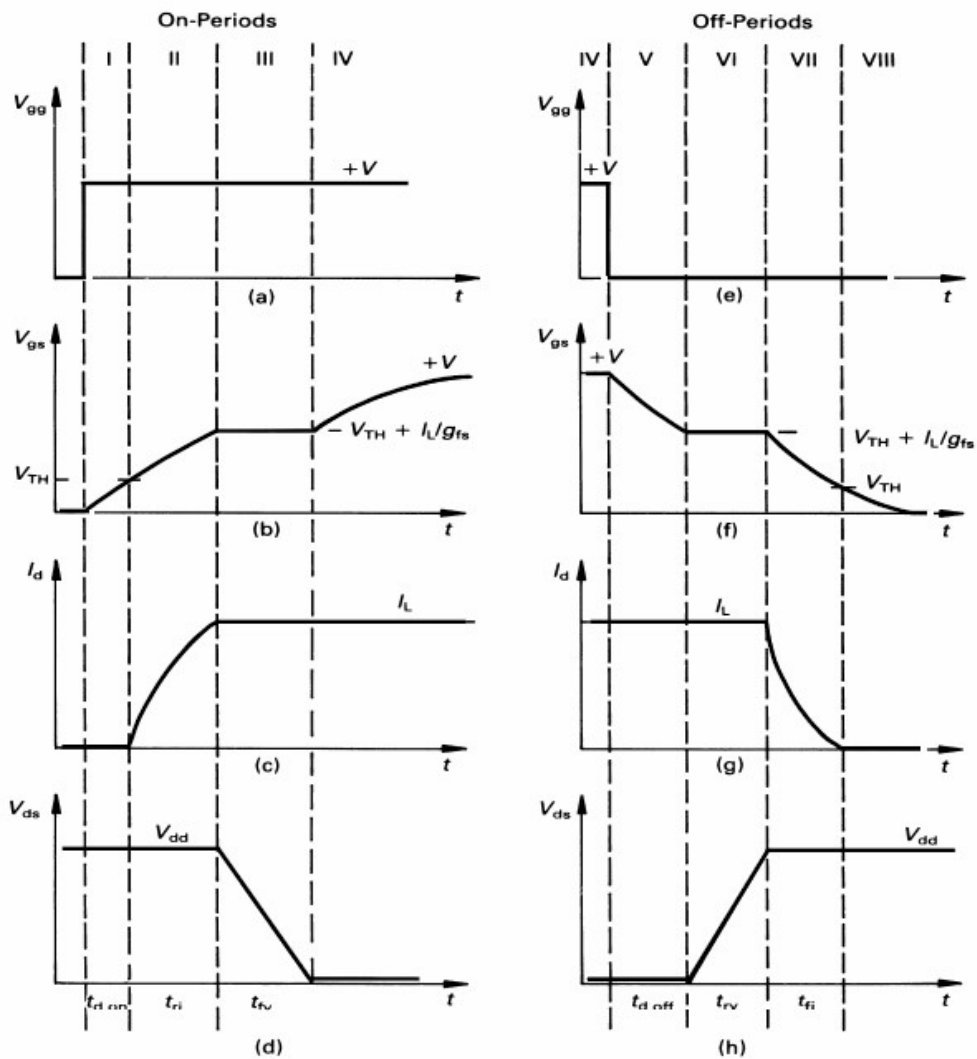


Figure 4.15. Distinct switching periods of the MOSFET with an inductive load at: (a) (b) (c) (d) comprising turn-on; (e) (f) (g) (h) forming turn-off.

V_{th} : _____ $t_{d,on}$: _____ t_r : _____ $t_{d,off}$: _____ t_f : _____

E_{on} : _____ E_{off} : _____

Jämför med värdet från förberedelseuppgiften: E_{on} : ___ E_{off} : ___

- Genomför samma mätning på gate-spänningen som i uppgift 2, fast för IGBT transistor. Vid påslag ser sambandet mellan gate-spänning och stig & falltid likadan ut som för en MOSFET, men vid franslag fortsätter en liten ström (tail current) att flyta genom transistorn ända tills gatespänningen nått 0V.

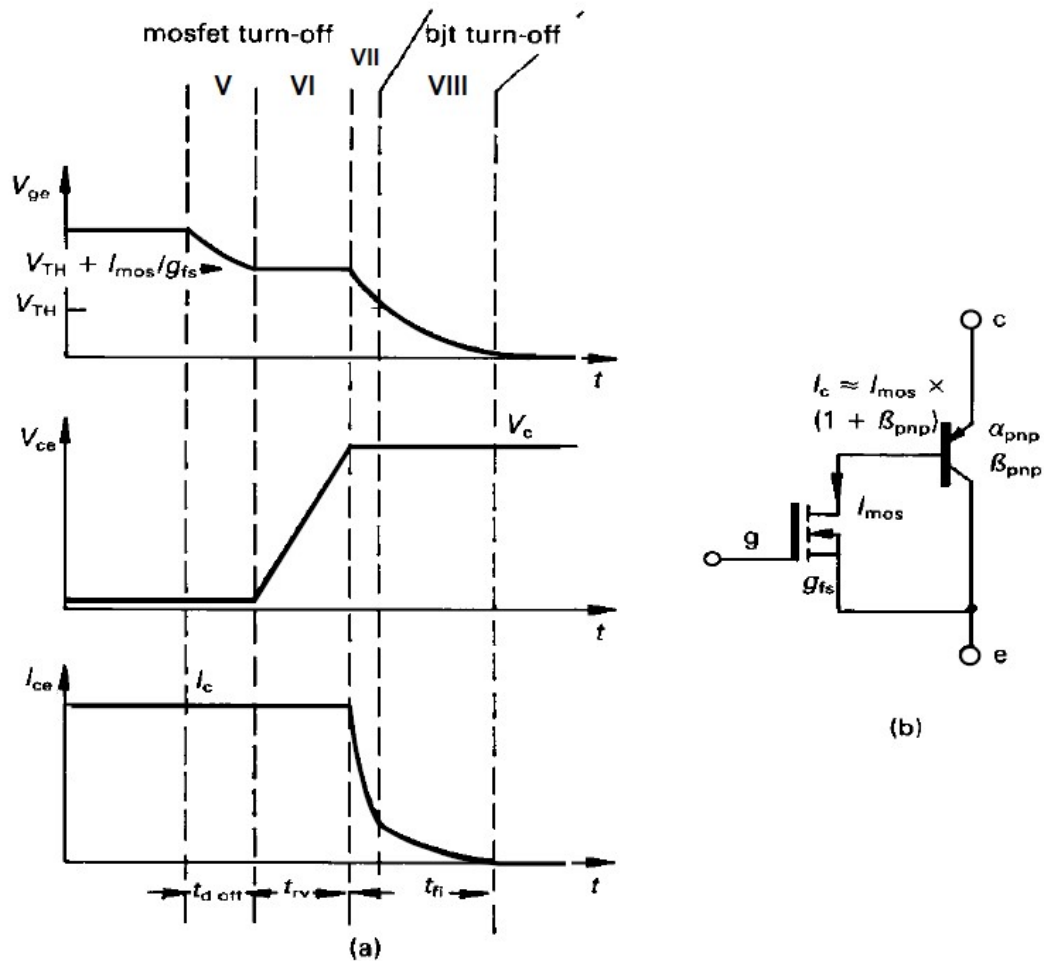


Figure 4.16. IGBT: (a) turn-off waveforms and (b) equivalent circuit during turn-off.

- 4 Använd de beräknade förlusterna från förberedelseuppgiften för att bestämma den termiska resistansen som krävs för kylaren.. Använd metodiken nedan för att beräkna lämplig termisk resistans för kylaren. De termiska resistanserna för halvledarna specificeras normalt på första sidan i respektive datablad. Antag en omgivningstemperatur på 40 °C.

- a) Beräkna maximalt tillåtna kylartemperaturen för varje komponent:

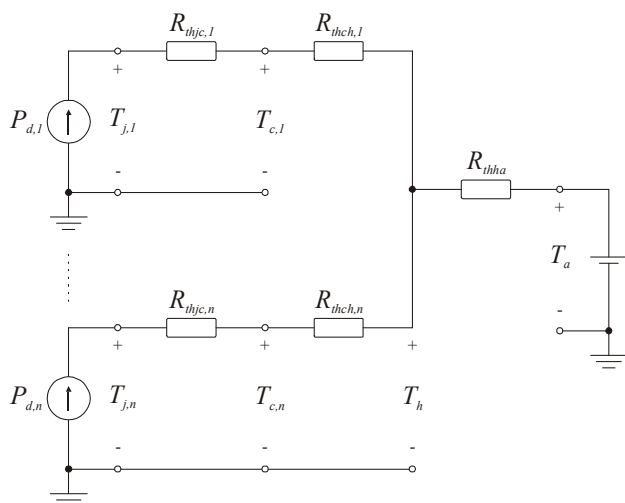
$$T_{h,i} = T_{j,i} - P_{d,i} \cdot (R_{thjc,i} + R_{thch,i}) \quad (7)$$

- b) Den komponent som kräver lägst kylartemperatur kommer att bestämma maximalt tillåten kylartemperatur:

$$T_h = \min(T_{h,i}) \quad (8)$$

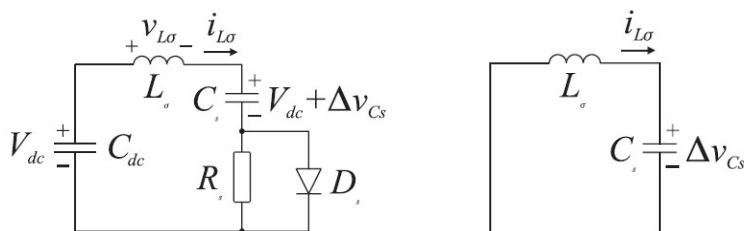
- c) Beräkna vilken termisk resistans (för kylaren) som behövs:

$$T_h = T_a + R_{thha} \cdot \sum_{i=1}^n P_{d,i} \Rightarrow R_{thha} = (T_h - T_a) / \sum_{i=1}^n P_{d,i} \quad (9)$$



Figur 10: Elektrisk ekvivalent av en kylare med flera komponenter (förluskällor) monterade. Observera att en modul kan innehålla flera komponenter.

- 5 Snubber-kondensatorns kapacitans går att läsa på dess kapsel. Uppskatta ströinduktansen baserat på kapacitansvärdet och antagandet att spänningens översläng vid frånslag av märkström får motsvara 5% av nominell mellanledningsspänning.



Figur 11: Snubbern (till vänster) och dess ekvivalent vid frånslag (till höger).

Ekvivalent krets vid frånslag:

$$\frac{1}{C_{eq}} = \frac{1}{C_{dc}} + \frac{1}{C_s} \Leftrightarrow C_{eq} \approx C_s \quad \text{eftersom } C_{dc} \gg C_s$$

$$v_{C_{eq}} = v_{C_s} - V_{dc} = V_{dc} + \Delta v_{C_s} - V_{dc} = \Delta v_{C_s}$$

Överspänning vid frånslag:

$$\frac{1}{2} \cdot C_s \cdot \Delta V_{C_s, max}^2 = \frac{1}{2} \cdot L_\sigma \cdot I_0^2 \Rightarrow \Delta V_{C_s, max} = I_0 \cdot \sqrt{\frac{L_\sigma}{C_s}}$$

Kretsscheman och datablad till laborationerna

3 Schematic

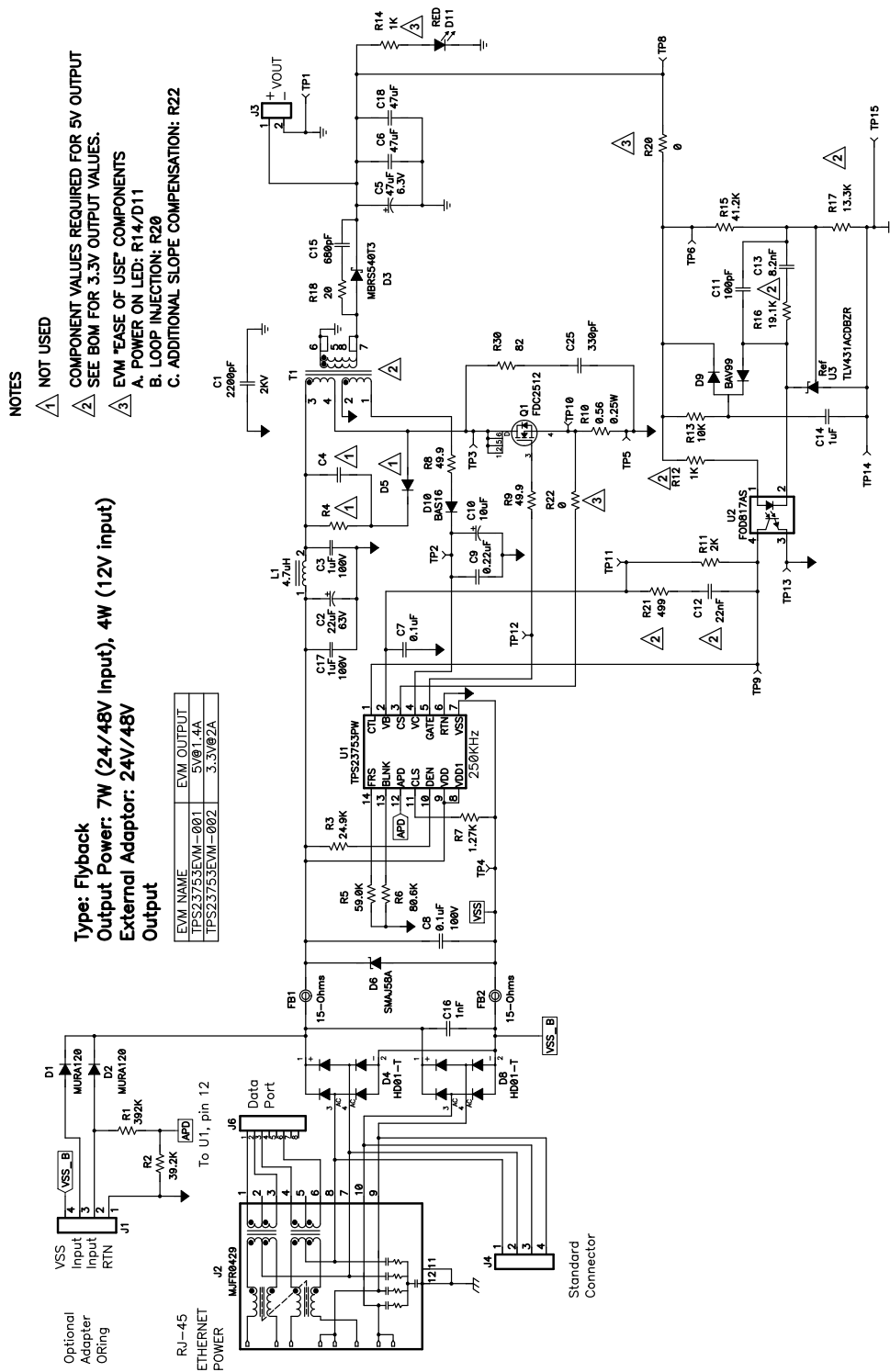
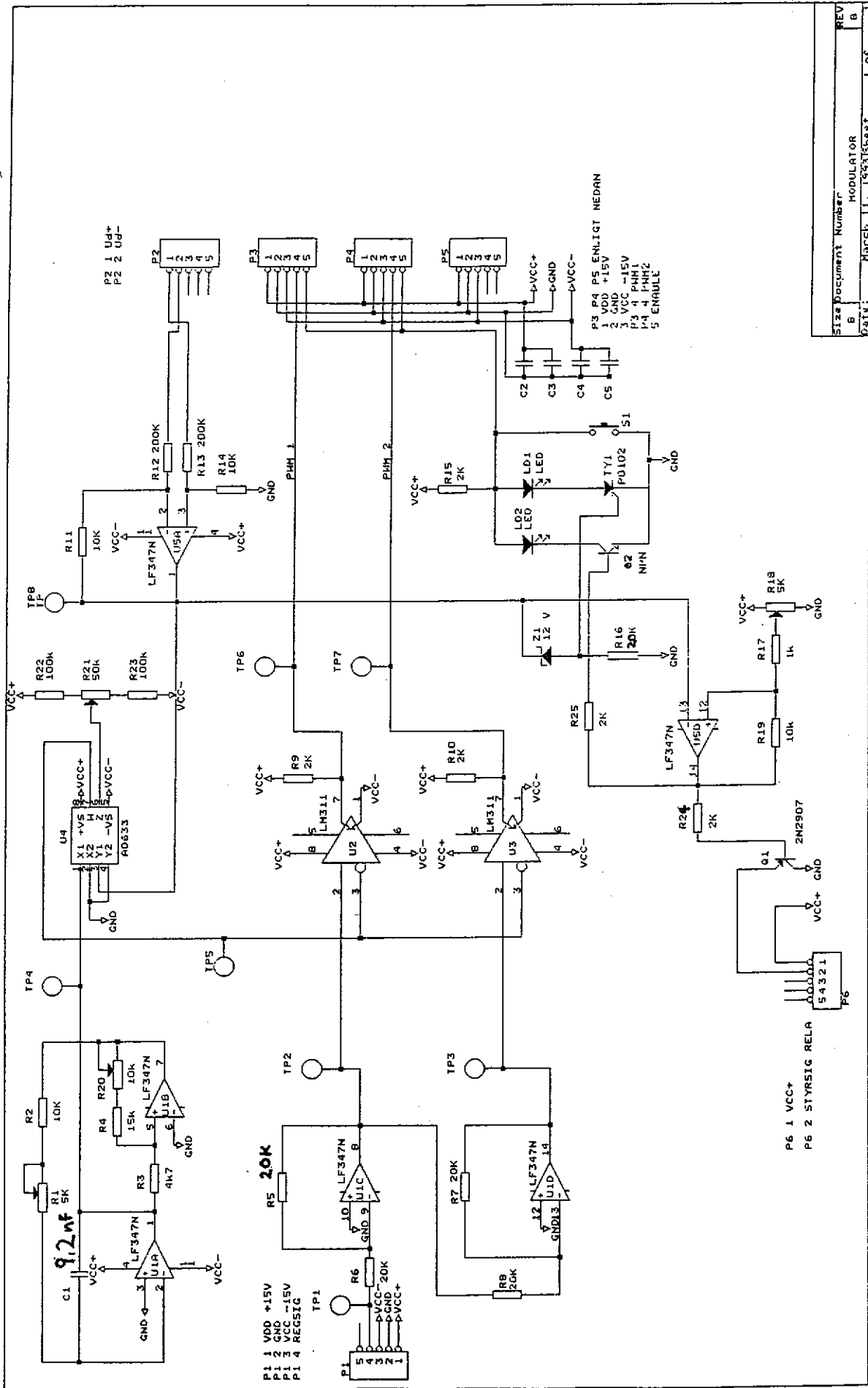


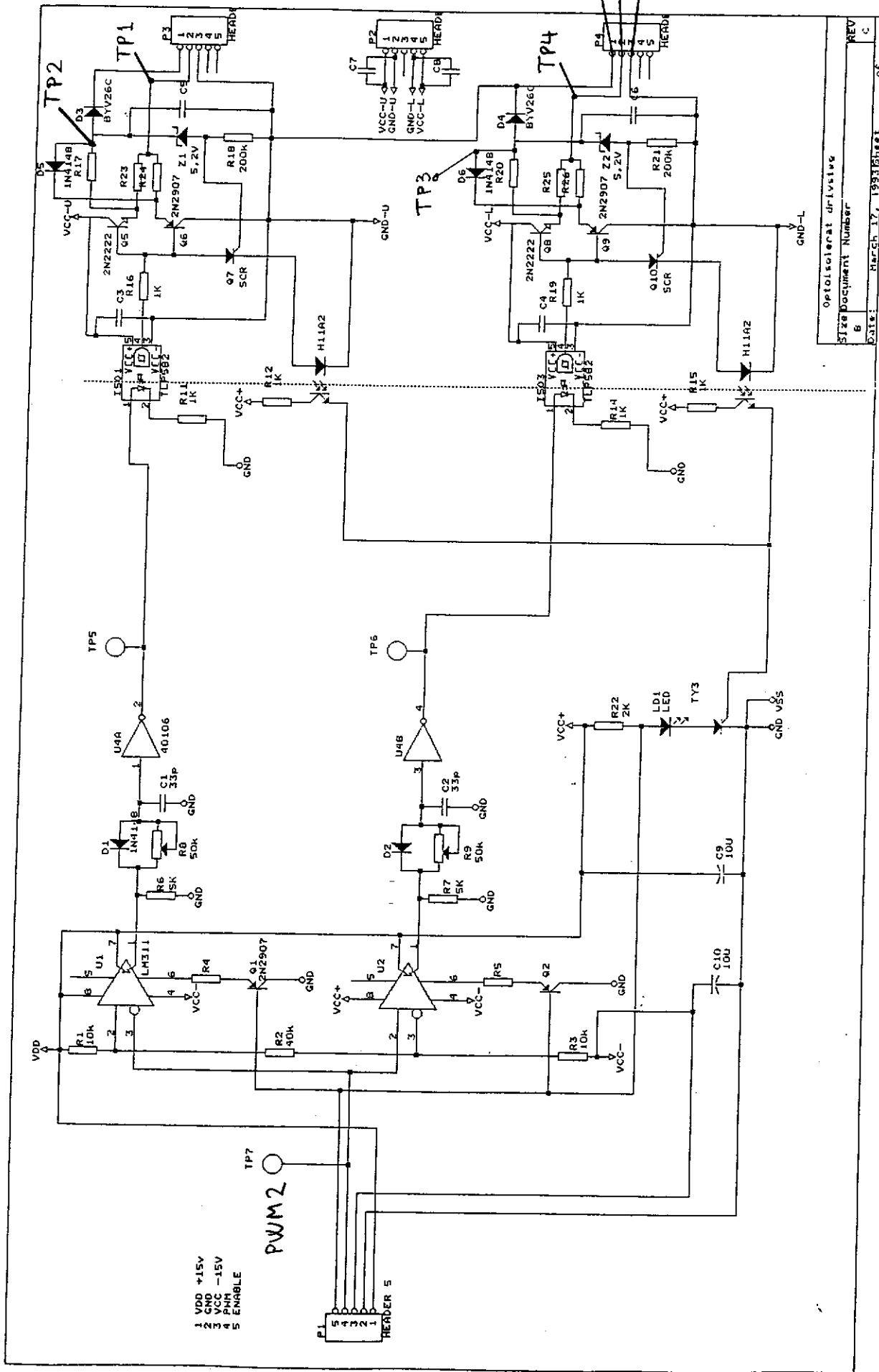
Figure 1. TPS23753EVM-001 Schematic

Appendix B Krettschema för modulator

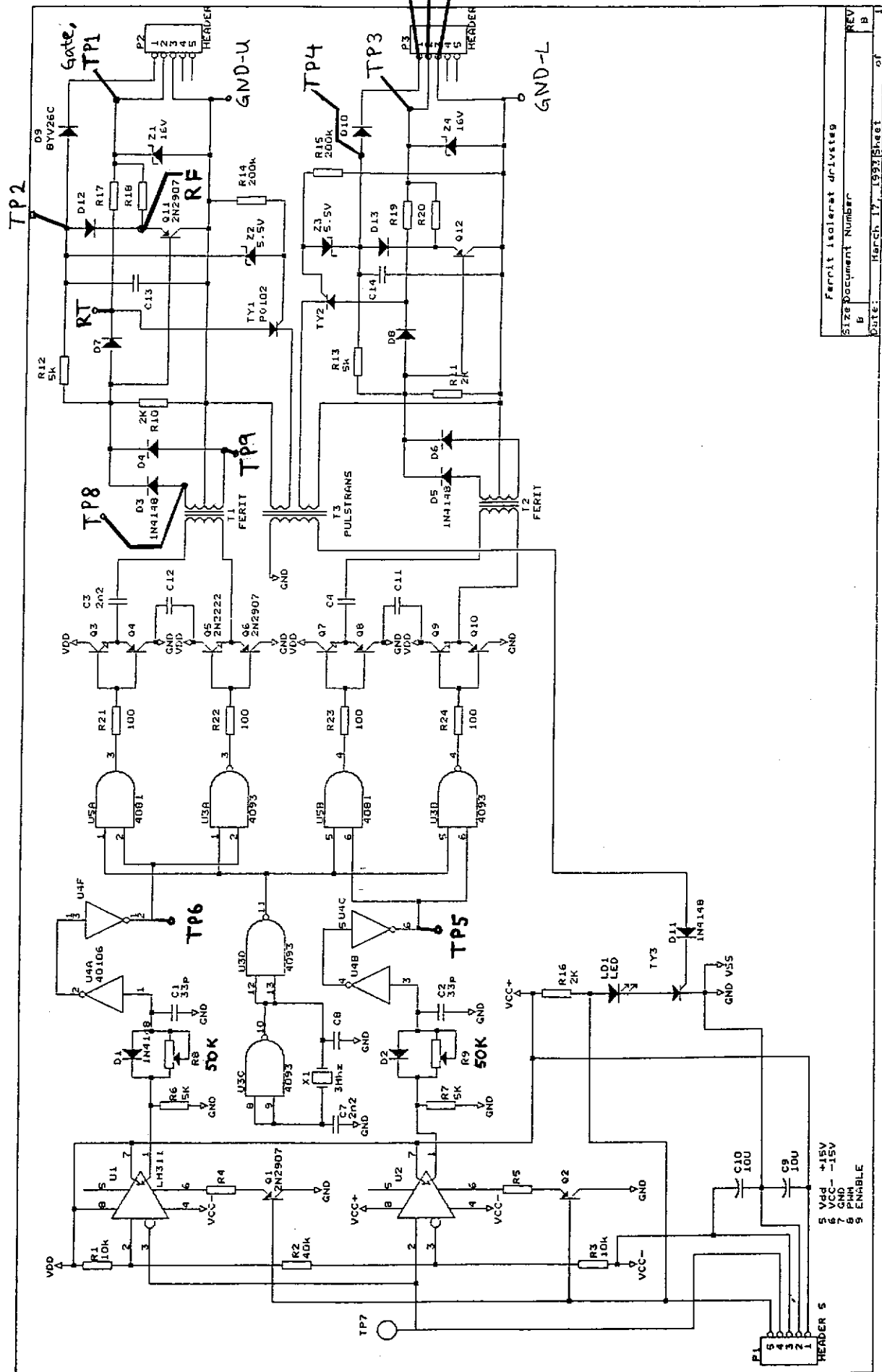


Size	Document Number	REV
B	MODULATOR	B
Date:	March 11, 1993	Sheet
		1 of 1

Appendix C Krettschema för optoisolerat drivsteg

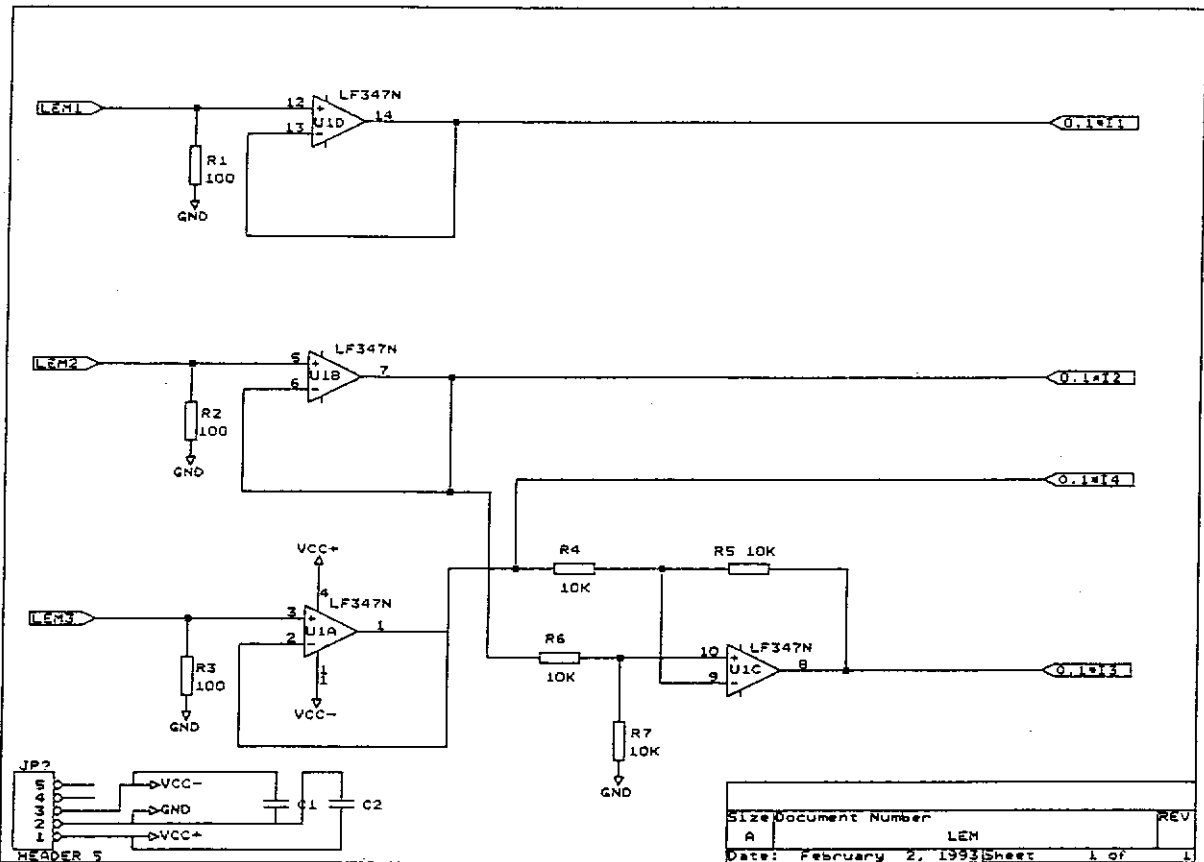
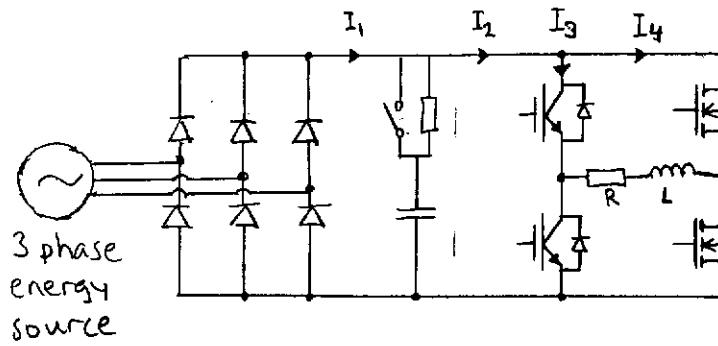


Appendix D Kretsschema för ferritkärneisolerat drivsteg

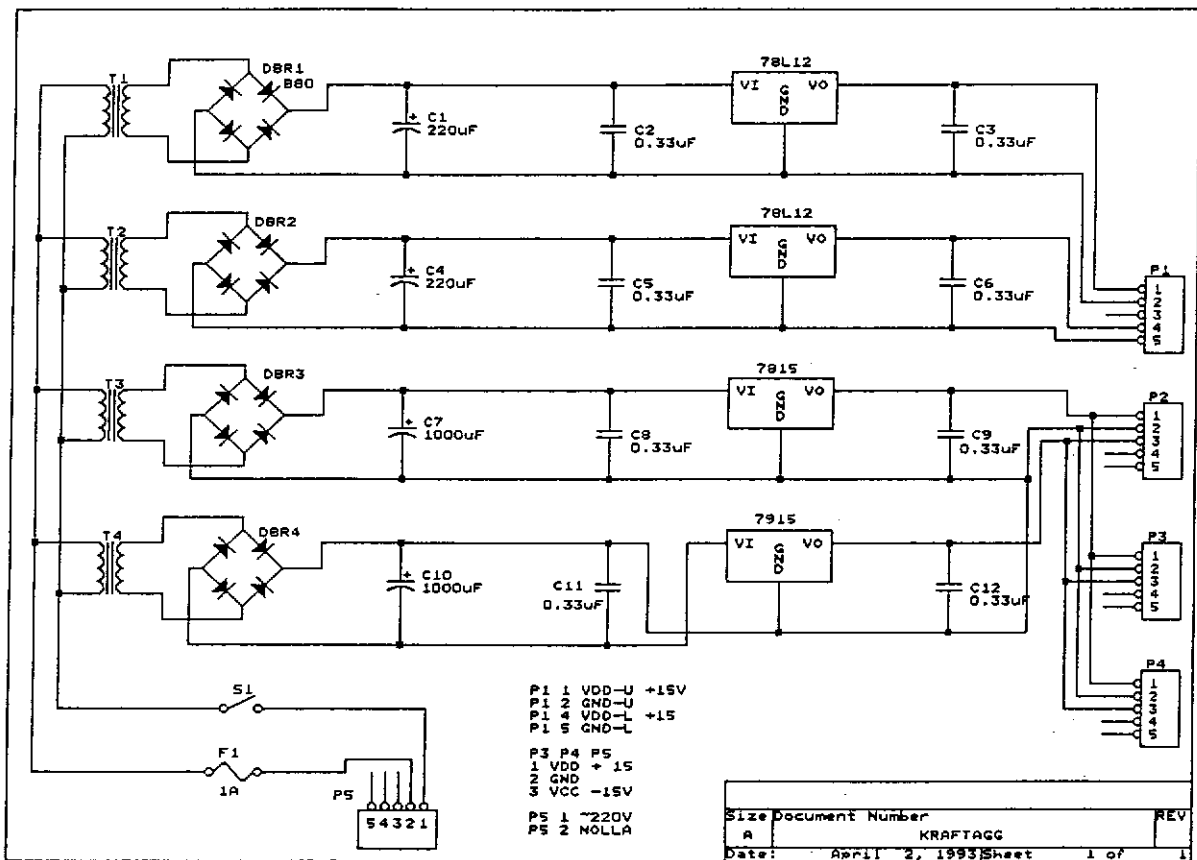


Size	Document Number
6	B
Date:	March 17, 1997
Sheet	1 of 1

Appendix E Krettschema för strömmätning med LEM-element



Appendix F Kretsschema för nätaggregat



FDC2512

150V N-Channel PowerTrench® MOSFET

General Description

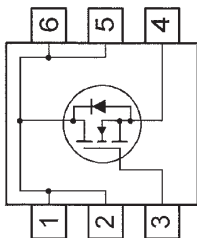
This N-Channel MOSFET has been designed specifically to improve the overall efficiency of DC/DC converters using either synchronous or conventional switching PWM controllers. It has been optimized for low gate charge, low $R_{DS(ON)}$ and fast switching speed.

Applications

- DC/DC converter
- High performance trench technology for extremely low $R_{DS(ON)}$
- Low gate charge (8nC typ)
- High power and current handling capability
- Fast switching speed



SuperSOT™L6



Absolute Maximum Ratings

$T_A=25^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	Ratings	Units
V_{DS}	Drain-Source Voltage	150	V
V_{GS}	Gate-Source Voltage	± 20	V
I_D	Drain Current - Continuous	1.4	A
	- Pulsed	8	A
E_{AS}	Single Pulse Avalanche Energy	13.5	mJ
P_D	Maximum Power Dissipation	1.6	W
	(Note 1a)	0.8	W
	(Note 1b)		
$T_{J, \text{stg}}$	Operating and Storage Junction Temperature Range	-55 to +150	$^\circ\text{C}$

Thermal Characteristics

$R_{\theta JA}$	Thermal Resistance, Junction-to-Ambient	(Note 1a)	78	$^\circ\text{C/W}$
$R_{\theta JC}$	Thermal Resistance, Junction-to-Case	(Note 1)	30	$^\circ\text{C/W}$

Package Marking and Ordering Information

Device Marking	Device	Reel Size	Tape width	Quantity
.252	FDC2512	7"	8mm	3000 units

Electrical Characteristics

$T_A = 25^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	Test Conditions	Min	Typ	Max	Units
Off Characteristics						
BV_{DSS}	Drain-Source Breakdown Voltage	$V_{GS} = 0\text{ V}, I_D = 250\ \mu\text{A}$	150			V
$\frac{\Delta BV_{DSS}}{\Delta T_J}$	Breakdown Voltage Temperature Coefficient	$I_D = 250\ \mu\text{A}$, Referenced to 25°C		147		mV/ $^\circ\text{C}$
I_{DSS}	Zero Gate Voltage Drain Current	$V_{DS} = 120\text{ V}, V_{GS} = 0\text{ V}$		1		μA
I_{GSSF}	Gate-Body Leakage, Forward	$V_{GS} = 20\text{ V}, V_{DS} = 0\text{ V}$		100		nA
I_{GSSR}	Gate-Body Leakage, Reverse	$V_{GS} = -20\text{ V}, V_{DS} = 0\text{ V}$		-100		nA

On Characteristics (Note 2)

$V_{GS(th)}$	Gate Threshold Voltage	$V_{DS} = V_{GS}, I_D = 250\ \mu\text{A}$	2	2.6	4	V
$\frac{\Delta V_{GS(th)}}{\Delta T_J}$	Gate Threshold Voltage Temperature Coefficient	$I_D = 250\ \mu\text{A}$, Referenced to 25°C		-5.6		mV/ $^\circ\text{C}$
$R_{DS(on)}$	Static Drain-Source On Resistance	$V_{GS} = 10\text{ V}, I_D = 1.4\text{ A}$		319	425	m Ω
		$V_{GS} = 6.0\text{ V}, I_D = 1.3\text{ A}$		332	475	
		$V_{GS} = 10\text{ V}, I_D = 1.4\text{ A}, T_J = 125^\circ\text{C}$		624	875	
$I_{D(on)}$	On-State Drain Current	$V_{GS} = 10\text{ V}, V_{DS} = 5\text{ V}$	4			A
g_{fs}	Forward Transconductance	$V_{DS} = 10\text{ V}, I_D = 1.4\text{ A}$		4		S

Dynamic Characteristics

C_{iss}	Input Capacitance	$V_{DS} = 75\text{ V}, V_{GS} = 0\text{ V}, f = 1.0\text{ MHz}$		344		pF
C_{oss}	Output Capacitance			22		pF
C_{riss}	Reverse Transfer Capacitance			9		pF

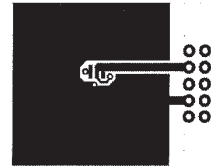
Switching Characteristics (Note 2)

$t_{d(on)}$	Turn-On Delay Time	$V_{DD} = 75\text{ V}, I_D = 1\text{ A}, V_{GS} = 10\text{ V}, R_{\theta JN} = 6\ \Omega$		6.5	13	ns
t_r	Turn-On Rise Time			3.5	7	ns
$t_{d(off)}$	Turn-Off Delay Time			22	33	ns
t_f	Turn-Off Fall Time			4	8	ns
Q_g	Total Gate Charge	$V_{DS} = 75\text{ V}, I_D = 1.4\text{ A}, V_{GS} = 10\text{ V}$		8	11	nC
Q_{gs}	Gate-Source Charge			1.5		nC
Q_{gd}	Gate-Drain Charge			2.3		nC

Drain-Source Diode Characteristics and Maximum Ratings

I_S	Maximum Continuous Drain-Source Diode Forward Current			1.3	A	
V_{SD}	Drain-Source Diode Forward Voltage	$V_{GS} = 0\text{ V}, I_S = 1.3\text{ A}$ (Note 2)		0.8	1.2	V
t_{rr}	Diode Reverse Recovery Time	$I_F = 1.4\text{ A}$		45.8		ns
Q_{rr}	Diode Reverse Recovery Charge	$dI_F/dt = 300\text{ A}/\mu\text{s}$ (Note 2)		119		nC

Notes:
1. $I_{D, \text{RMS}}$ is the sum of the junction-to-case and case-to-ambient thermal resistance where the case thermal reference is defined as the solder mounting surface of the drain pins. $R_{\theta JC}$ is guaranteed by design while $R_{\theta JA}$ is determined by the user's board design.



a) 78°C/W when mounted on a 1in² pad of 2 oz copper



b) 156°C/W when mounted on a minimum pad of 2 oz copper

Scale 1 : 1 on letter size paper

2. Pulse Test: Pulse Width < 300 μs , Duty Cycle < 2.0%

3. Starting $T_J = 25^\circ\text{C}$, N-ch: $L = 3\text{mH}, I_{AS} = 3\text{A}, V_{DD} = 150\text{V}, V_{GS} = 10\text{V}, 100\%$ ULL tested.

Typical Characteristics

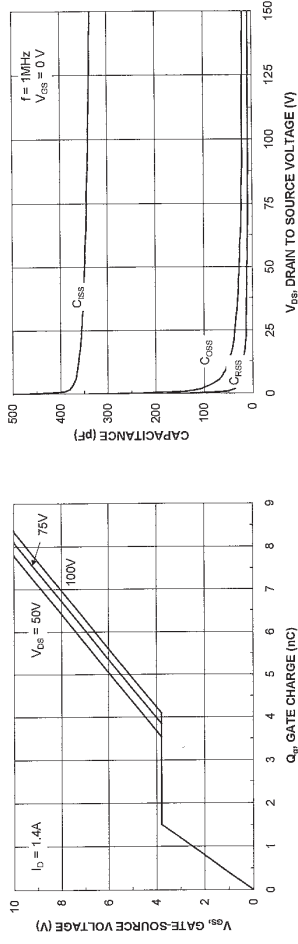


Figure 7. Gate Charge Characteristics.

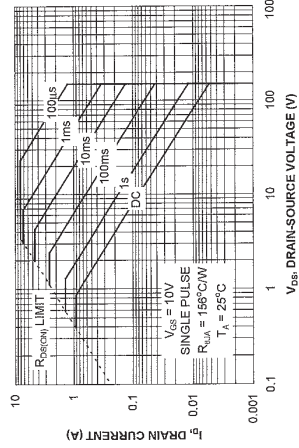


Figure 8. Capacitance Characteristics.

Figure 9. Maximum Safe Operating Area.

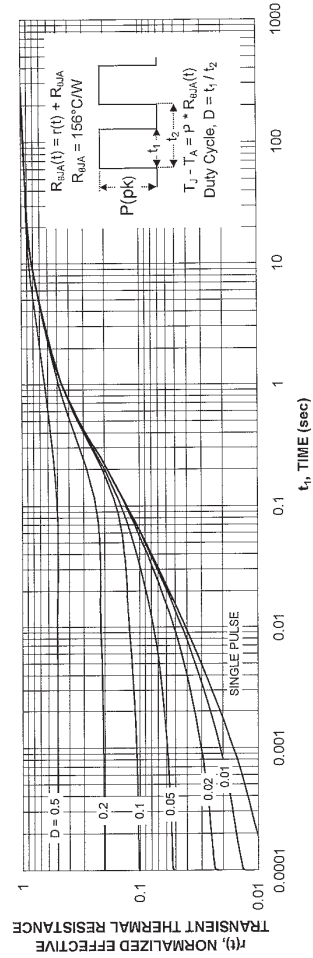


Figure 10. Single Pulse Maximum Power Dissipation.

Figure 11. Transient Thermal Response Curve.

Thermal characterization performed using the conditions described in Note 1b. Transient thermal response will change depending on the circuit board design.

Typical Characteristics

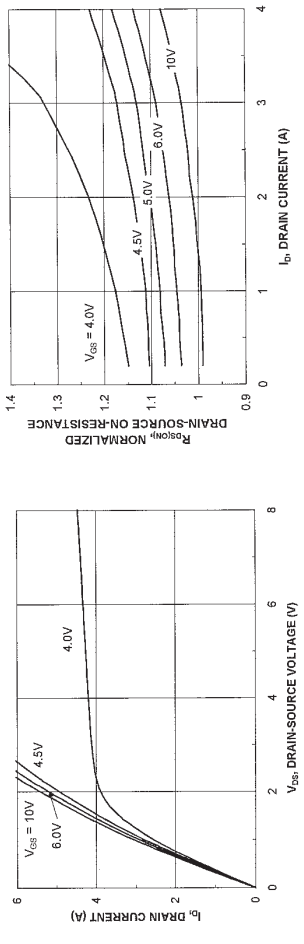


Figure 1. On-Region Characteristics.

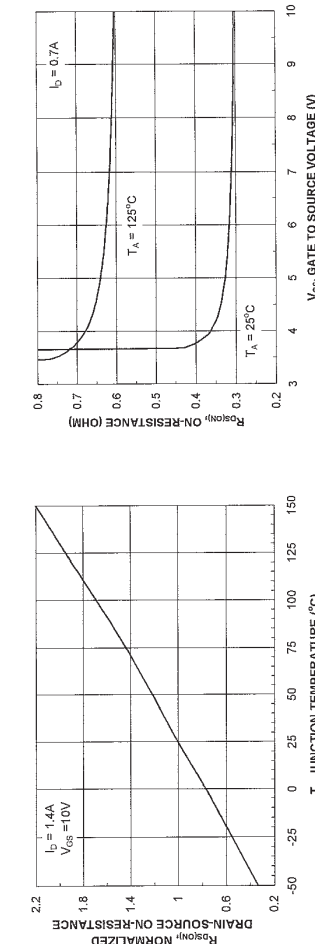


Figure 2. On-Resistance Variation with Drain Current and Gate Voltage.

Figure 3. On-Resistance Variation with Temperature.

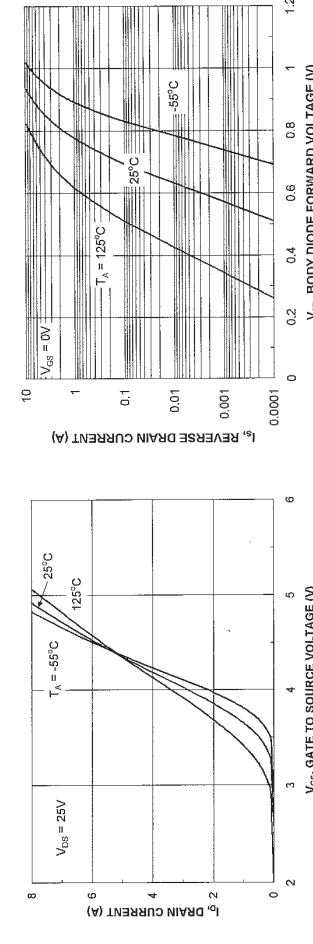


Figure 4. On-Resistance Variation with Gate-to-Source Voltage.

Figure 5. Transfer Characteristics.

Figure 6. Body Diode Forward Voltage Variation with Source Current and Temperature.

MBRS540T3

Preferred Device

Surface Mount Schottky Power Rectifier

The MBR540T3 employs the Schottky Barrier principle in a large area metal-to-silicon power diode. State-of-the-art geometry features epitaxial construction with oxide passivation and metal overlay contact. Ideally suited for low voltage, high frequency rectification, or as free wheeling and polarity protection diodes in surface mount applications where compact size and weight are critical to the system.

Features

- Small Compact Surface Mountable Package with J-Bend Leads
- Rectangular Package for Automated Handling
- Highly Stable Oxide Passivated Junction
- Excellent Ability to Withstand Reverse Avalanche Energy Transients
- Guard-Ring for Stress Protection
- Pb-Free Package is Available

Mechanical Characteristics

- Case: Epoxy, Molded, Epoxy Meets UL 94 V-0 @ 0.125 in
- Weight: 217 mg (Approximately)
- Finish: All External Surfaces Corrosion Resistant and Terminal Leads are Readily Solderable
- Lead and Mounting Surface Temperature for Soldering Purposes: 260°C Max. for 10 Seconds
- Polarity: Notch in Plastic Body Indicates Cathode Lead
- ESD Rating: Machine Model, C (> 400 V)
Human Body Model, 3B (> 8000 V)
- Device Meets MSL 1 Requirements

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Peak Repetitive Reverse Voltage	V_{RRM}	40	V
Working Peak Reverse Voltage	V_{RWM}		
DC Blocking Voltage	V_R	5	A
Average Rectified Forward Current (At Rated V_F , $T_C = 105^\circ\text{C}$)	$I_{F(AV)}$	10	A
Peak Repetitive Forward Current (At Rated V_F , Square Wave, 20 KHz, $T_C = 80^\circ\text{C}$)	I_{FRM}	190	A
Non-Repetitive Peak Surge Current (Surge Applied at Rated Load Conditions Halfwave, Single Phase, 60 Hz)	I_{FSM}		
Storage Temperature Range	T_{stg}	-65 to +150	$^\circ\text{C}$
Operating Junction Temperature (Note 1)	T_J	-65 to +150	$^\circ\text{C}$
Voltage Rate of Change (Rated V_F)	dV/dt	10,000	V/ μs

Maximum ratings are those values beyond which device damage can occur. Maximum ratings applied to the device are individual stress limit values (not normal operating conditions) and are not valid simultaneously. If these limits are exceeded, device functional operation is not implied, damage may occur and reliability may be affected.

1. The heat generated must be less than the thermal conductivity from Junction-to-Ambient: $dP/dT_J < 1/R_{JA}$.



ON Semiconductor®

<http://onsemi.com>

SCHOTTKY BARRIER RECTIFIER 5.0 AMPERES, 40 VOLTS



SMC
CASE 403
PLASTIC

MARKING DIAGRAM



B540 = Specific Device Code
A = Assembly Location
Y = Year
WW = Work Week
• = Pb-Free Package
(Note: Microdot may be in either location)

ORDERING INFORMATION

Device	Package	Shipping†
MBRS540T3	SMC	2500/Tape & Reel
MBRS540T3G	SMC (Pb-Free)	2500/Tape & Reel

†For information on tape and reel specifications, including part orientation and tape sizes, please refer to our Tape and Reel Packaging Specification Brochure, BRD8011/D.

Preferred devices are recommended choices for future use and best overall value.

Publication Order Number:
MBRS540T3/D

MBRS540T3

THERMAL CHARACTERISTICS

Characteristic	Symbol	Value	Unit
Thermal Resistance, Junction-to-Lead (Note 2)	$R_{\theta JL}$	12	$^\circ\text{C}/\text{W}$
Thermal Resistance, Junction-to-Ambient (Note 2)	$R_{\theta JA}$	111	

ELECTRICAL CHARACTERISTICS

Maximum Instantaneous Forward Voltage (Note 3)	V_F	0.50	V
Maximum Instantaneous Reverse Current (Note 3)	I_R	0.3	mA
		15	

2. Rating applies when surface mounted on the minimum pad size recommended.
3. Pulse Test: Pulse Width $\leq 300 \mu\text{s}$, Duty Cycle $\leq 2.0\%$.

TYPICAL CHARACTERISTICS

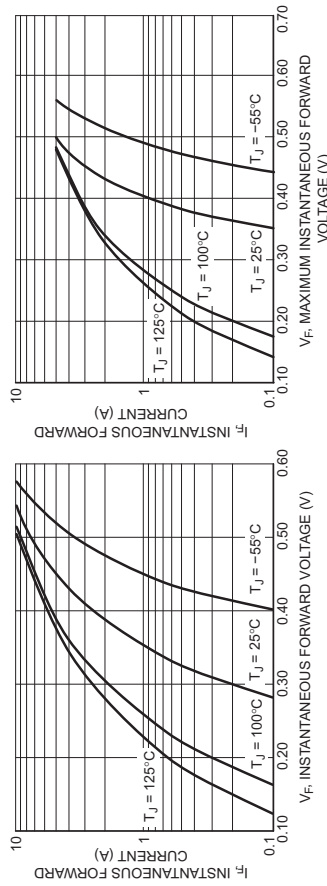


Figure 1. Typical Forward Voltage

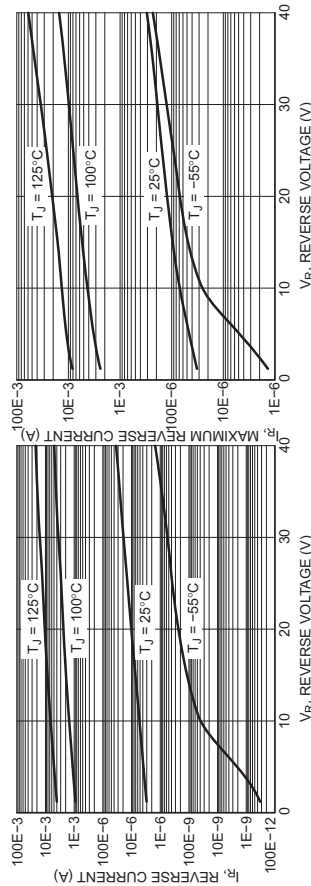


Figure 2. Maximum Forward Voltage

Figure 3. Typical Reverse Current

Figure 4. Maximum Reverse Current

TYPICAL CHARACTERISTICS

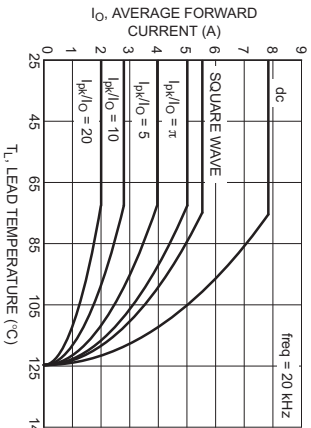


Figure 5. Current Derating

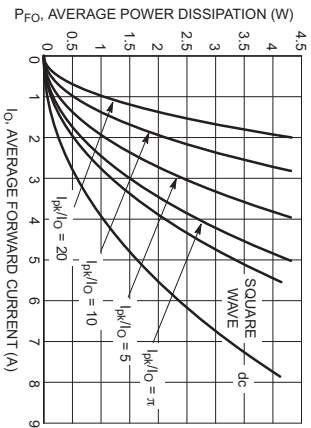


Figure 6. Forward Power Dissipation

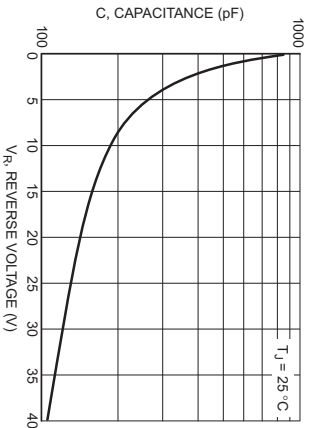


Figure 7. Capacitance

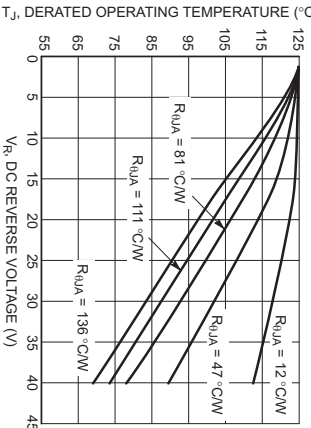


Figure 8. Typical Operating Temperature Derating

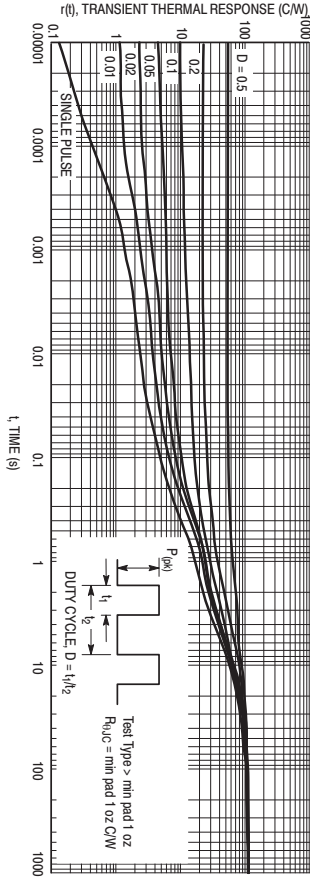


Figure 9. Thermal Response – MBR5540T3 on min pad

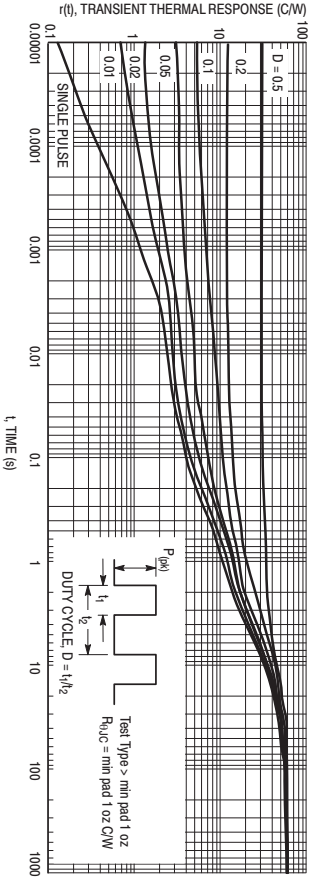


Figure 10. Thermal Response – MBR5540T3 on 1" pad

Flyback Transformers

For 3 Watt, 7 Watt and 13 Watt PoE Applications



- Flyback transformers for PoE applications
 - Designed to operate in continuous mode at 250 kHz with an input of 36 - 72 Vdc
 - 1500 Vrms isolation from primary and bias to secondary
- Designer's Kit:** C395 contains two of each part shown in bold
- Core material:** Ferrite
- Terminations:** RoHS tin-silver over tin over nickel over phos bronze. Other terminations available at additional cost.
- Weight:** POE13P: 6.15 g; POE70P: 3.85 g; POE30P: 2.05 g
- Ambient temperature:** -40°C to +85°C
- Storage temperature:** Component: -40°C to +85°C; Packaging: -40°C to +80°C
- Resistance to soldering heat:** Max three 40 second reflows at +260°C, parts cooled to room temperature between cycles
- Moisture Sensitivity Level (MSL):** 1 (unlimited floor life at <30°C / 85% relative humidity)
- Failures in Time (FIT) / Mean Time Between Failures (MTBF):** 38 per billion hours / 26,315,789 hours, calculated per Telcordia SR-332
- PCB washing:** Only pure water or alcohol recommended

Part number ¹	Power (W)	Inductance at 0 A ² ±10% (µH)	Inductance at Ipk ³ min (µH)	DCR max (Ohms) ⁴	pri bias sec	Turns ratio ⁶		Ipk ³ (A)	Output ⁷
						pri: sec	pri: bias		
POE30P-33L	3	310	279.0	1.02	2.01	1:0.19	1:0.70	0.3	3.3 V, 0.91 A
POE30P-50L	3	310	279.0	1.02	2.01	1:0.28	1:0.70	0.3	5.0 V, 0.6 A
POE30P-12L	3	310	279.0	1.04	2.01	1:0.70	1:0.70	0.3	12 V, 0.25 A
POE70P-33L	7	155	139.5	0.414	0.822	1:0.19	1:0.667	0.65	3.3 V, 2.12 A
POE70P-50L	7	155	139.5	0.414	0.822	1:0.262	1:0.667	0.65	5.0 V, 1.4 A
POE70P-12L	7	155	139.5	0.414	0.822	1:0.667	1:0.667	0.65	12 V, 0.6 A
POE13P-33L	13	127	114.3	0.255	0.310	1:0.166	1:0.50	1.0	3.3 V, 4.0 A
POE13P-50L	13	127	114.3	0.222	0.348	1:0.25	1:0.50	1.0	5.0 V, 2.6 A
POE13P-12L	13	127	114.3	0.199	0.308	1:0.50	1:0.50	1.0	12 V, 1.08 A
POE13P-19L	13	127	114.3	0.290	0.355	1:0.567	1:0.50	1.0	19.5 V, 0.67 A
POE13P-24L	13	127	114.3	0.255	0.315	1:0.667	1:0.50	1.0	24 V, 0.54 A

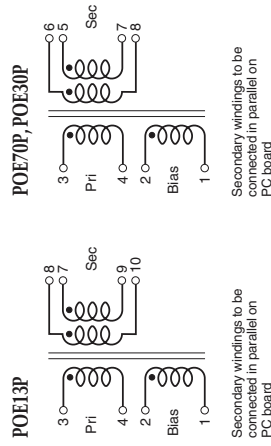
1. When ordering, please specify packaging code:

- POE30P-12L D = 13" machine-ready reel, EIA-481 embossed plastic tape.
- B = Less than full reel, in tape, but not machine ready. To have a leader and trailer added (\$25 charge), use code letter D instead.
- Inductance is for the primary, measured at 250 kHz, 0.1 Vrms, 0 A dc.
- Ipk is peak primary current drawn at minimum input voltage.
- DCR for the secondary is per winding.
- Leakage inductance measured between pins 3 and 4 with all other pins shorted.
- Turns ratio is with the secondary windings connected in parallel.
- Output of the secondary is with the windings connected in parallel. Bias winding output is 12 V, 20 mA.
- Electrical specifications at 25°C.

Refer to Doc-362 "Soldering Surface Mount Components" before soldering.

Secondary windings to be connected in parallel on PC board

Schematics



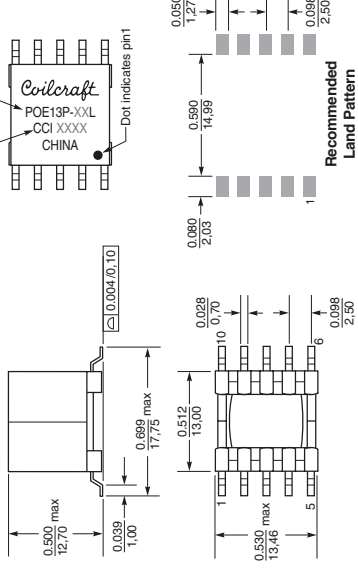
Secondary windings to be connected in parallel on PC board



Flyback Transformers for PoE

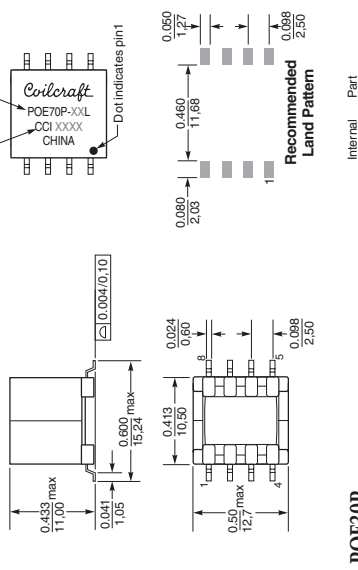
POE13P

Packaging: 175 per 13" reel
Plastic tape: 32 mm wide, 0.5 mm thick, 28 mm pocket spacing, 12.93 mm pocket depth



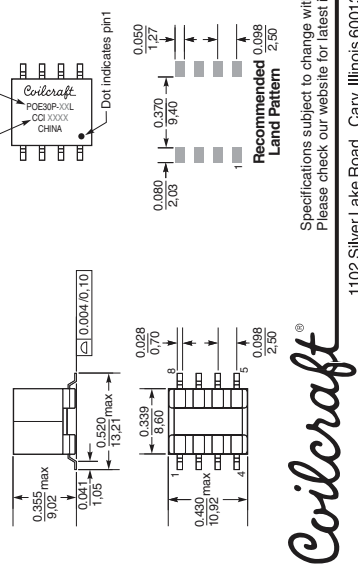
POE70P

Packaging: 200 per 13" reel
Plastic tape: 32 mm wide, 0.5 mm thick, 24 mm pocket spacing, 11.2 mm pocket depth



POE30P

Packaging: 350 per 13" reel
Plastic tape: 32 mm wide, 0.42 mm thick, 20 mm pocket spacing, 9.16 mm pocket depth



Dimensions are in inches/mm



Specifications subject to change without notice. Please check our website for latest information. Document 460-2 Revised 10/29/08
1102 Silver Lake Road Cary, Illinois 60013 Phone 847/639-6400 Fax 847/639-1469 E-mail info@coilcraft.com Web http://www.coilcraft.com

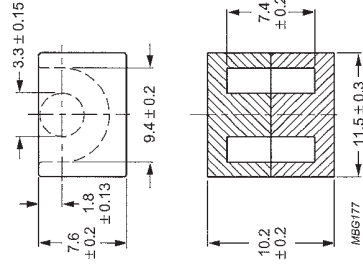
EP cores and accessories

EP10

CORE SETS

Effective core parameters

SYMBOL	PARAMETER	VALUE	UNIT
$\Sigma(I/A)$	core factor (C1)	1.70	mm ⁻¹
V_e	effective volume	215	mm ³
l_e	effective length	19.3	mm
A_e	effective area	11.3	mm ²
A_{min}	minimum area	8.55	mm ²
m	mass of core set	≈ 2.8	g



Dimensions in mm.

Fig.1 EP10 core set.

Core sets for filter applications

Clamping force for A_L measurements, 30 ±10 N.

GRADE	A_L (nH)	μ_e	AIR GAP (μm)	TYPE NUMBER
3B46 ^{des}	1400 ±25%	≈ 1890	≈ 0	EP10-3B46

Core sets for general purpose transformers and power applications

Clamping force for A_L measurements, 30 ±10 N.

GRADE	A_L (nH)	μ_e	TOTAL AIR GAP (μm)	TYPE NUMBER
3C81	25 ±3%	≈ 34	≈ 1010	EP10-3C81-E25
	40 ±3%	≈ 54	≈ 530	EP10-3C81-A40
	63 ±3%	≈ 86	≈ 290	EP10-3C81-A63
	100 ±3%	≈ 136	≈ 160	EP10-3C81-A100
	160 ±5%	≈ 217	≈ 90	EP10-3C81-A160
3C91	1200 ±25%	≈ 1630	≈ 0	EP10-3C81
	1200 ±25%	≈ 1630	≈ 0	EP10-3C91
3C94	25 ±3%	≈ 34	≈ 1010	EP10-3C94-E25
	40 ±3%	≈ 54	≈ 530	EP10-3C94-A40
	63 ±3%	≈ 86	≈ 290	EP10-3C94-A63
	100 ±3%	≈ 136	≈ 160	EP10-3C94-A100
	160 ±5%	≈ 217	≈ 90	EP10-3C94-A160
	1140 ±25%	≈ 1550	≈ 0	EP10-3C94

EP cores and accessories

EP10

GRADE	A_L (nH)	μ_e	TOTAL AIR GAP (μm)	TYPE NUMBER
3C96 ^{des}	1000 ±25%	≈ 1350	≈ 0	EP10-3C96
3F3	25 ±3%	≈ 34	≈ 1010	EP10-3F3-E25
	40 ±3%	≈ 54	≈ 530	EP10-3F3-A40
	63 ±3%	≈ 86	≈ 290	EP10-3F3-A63
	100 ±3%	≈ 136	≈ 160	EP10-3F3-A100
	160 ±5%	≈ 217	≈ 90	EP10-3F3-A160
3F35 ^{des}	1000 ±25%	≈ 1360	≈ 0	EP10-3F3
	800 ±25%	≈ 1090	≈ 0	EP10-3F35

Core sets of high permeability grades

Clamping force for A_L measurements, 30 ±10 N.

GRADE	A_L (nH)	μ_e	AIR GAP (μm)	TYPE NUMBER
3E27	3400 ±25%	≈ 4630	≈ 0	EP10-3E27
3E5	4800 +40/-30%	≈ 6530	≈ 0	EP10-3E5
3E55 ^{des}	4800 +40/-30%	≈ 6530	≈ 0	EP10-3E55
3E6	5400 +40/-30%	≈ 7340	≈ 0	EP10-3E6

Properties of core sets under power conditions

GRADE	B (mT) at		CORE LOSS (W) at		
	H = 250 A/m; f = 25 kHz; T = 100 °C	f = 25 kHz; B̂ = 200 mT; T = 100 °C	f = 100 kHz; B̂ = 100 mT; T = 100 °C	f = 100 kHz; B̂ = 200 mT; T = 100 °C	f = 400 kHz; B̂ = 50 mT; T = 100 °C
3C81	≥315	≤ 0.043	—	—	—
3C91	≥315	—	≤ 0.014 ⁽¹⁾	≤ 0.08 ⁽¹⁾	—
3C94	≥320	—	≤ 0.019	≤ 0.1	—
3C96	≥340	—	≤ 0.014	≤ 0.08	≤ 0.035
3F3	≥315	—	≤ 0.025	—	≤ 0.045
3F35	≥300	—	—	—	≤ 0.02

Properties of core sets under power conditions (continued)

GRADE	B (mT) at		CORE LOSS (W) at		
	H = 250 A/m; f = 25 kHz; T = 100 °C	f = 500 kHz; B̂ = 50 mT; T = 100 °C	f = 500 kHz; B̂ = 100 mT; T = 100 °C	f = 1 MHz; B̂ = 30 mT; T = 100 °C	f = 3 MHz; B̂ = 10 mT; T = 100 °C
3C81	≥315	—	—	—	—
3C91	≥315	—	—	—	—
3C94	≥320	—	—	—	—

Material specification

3F3

3F3 SPECIFICATIONS

A medium frequency power material for use in power and general purpose transformers at frequencies of 0.2 - 0.5 MHz.

SYMBOL	CONDITIONS	VALUE	UNIT
μ_i	25 °C; ≤ 10 kHz; 0.25 mT	2000 $\pm 20\%$	
μ_a	100 °C; 25 kHz; 200 mT	≈ 4000	
B	25 °C; 10 kHz; 1200 A/m	≈ 440	mT
	100 °C; 10 kHz; 1200 A/m	≈ 370	
P_v	100 °C; 100 kHz; 100 mT	≤ 80	kW/m ³
	100 °C; 400 kHz; 50 mT	≤ 150	
ρ	DC; 25 °C	≈ 2	Ωm
T_c		≥ 200	°C
density		≈ 4750	kg/m ³

Fig.1 Complex permeability as a function of frequency.

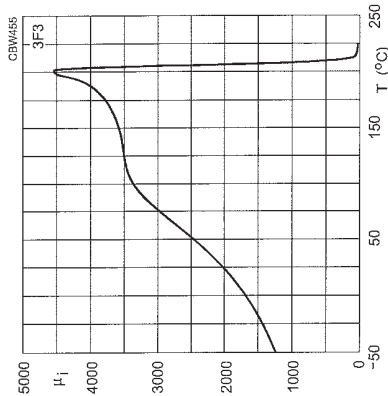
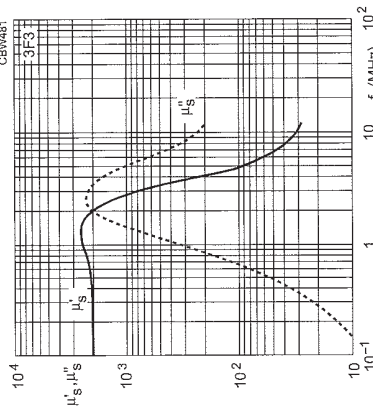


Fig.2 Initial permeability as a function of temperature.

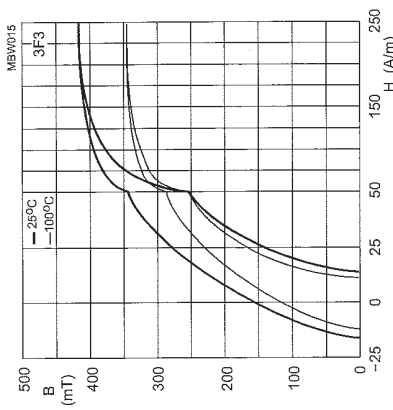


Fig.3 Typical B-H loops.

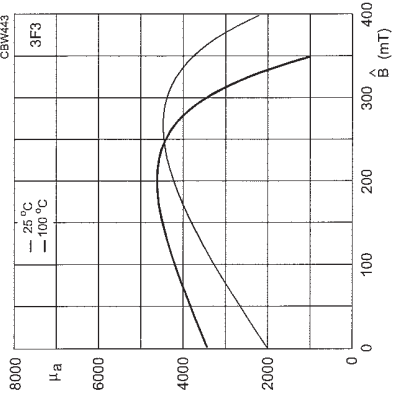


Fig.4 Amplitude permeability as a function of peak flux density.

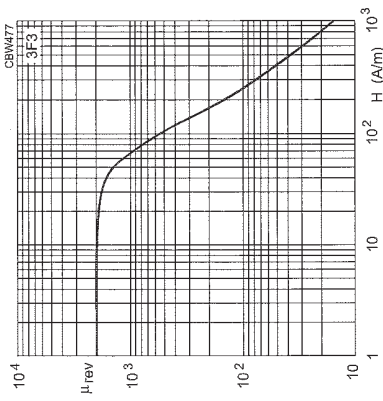


Fig.5 Reversible permeability as a function of magnetic field strength.

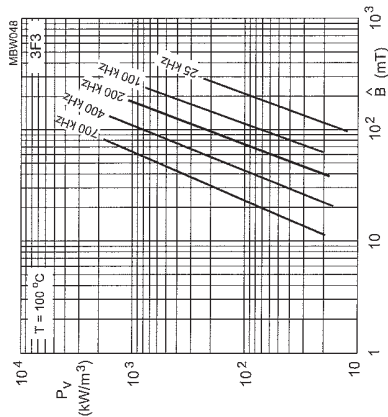


Fig.6 Specific power loss as a function of peak flux density with frequency as a parameter.

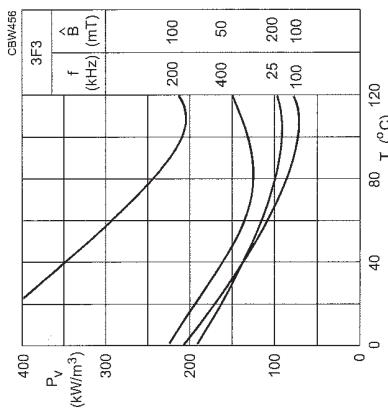


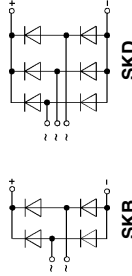
Fig.7 Specific power loss for several frequency/flux density combinations as a function of temperature.

Material specification

3F3

Power Bridge Rectifiers

SKB 50
SKD 50



Features

- Isolated metal case with screw terminals
 - Blocking voltage to 1600 V
 - High surge current
 - **SKB** = single phase bridge rectifier
 - **SKD** = three phase bridge rectifier
 - Easy chassis mounting
- ### Typical Applications
- Single and three phase rectifiers for power supplies
 - Input rectifiers for variable frequency drives
 - Rectifiers for DC motor field supplies
 - Battery charger rectifiers

V_{RSM} V_{RRM}	I_D ($T_{case} = \dots$)		Types	R_{min} Ω	Types	R_{min} Ω
	50 A (64 °C)	50 A (92 °C)				
200	0,1		SKB 50/02 A3	0,1	SKD 50/02 A3	0,1
400	0,3		SKB 50/04 A3	0,3	SKD 50/04 A3	0,2
800	0,4		SKB 50/08 A3	0,4	SKD 50/08 A3	0,4
1200	0,6		SKB 50/12 A3	0,6	SKD 50/12 A3	0,6
1400	0,7		SKB 50/14 A3	0,7	SKD 50/14 A3	0,7
1600	0,8		SKB 50/16 A3	0,8	SKD 50/16 A3	0,8

Symbol	Conditions	SKB 50	SKD 50	Units
I_D	$T_{amb} = 45^\circ\text{C}; \text{isolated}^{(1)}$ chassis ⁽²⁾ P1A/120	10 20 34 47	10 22 40 60	A
I_{DCL}	$T_{amb} = 35^\circ\text{C}; P1A/120 F$ $T_{amb} = 45^\circ\text{C}; \text{isolated}^{(1)}$ chassis ⁽²⁾ P1A/120	8 16 29 40	10 22 40 60	A
I_{FSM}	$T_{vj} = 25^\circ\text{C}; 10 \text{ ms}$		750	A
i_{t2}	$T_{vj} = 150^\circ\text{C}; 10 \text{ ms}$ $T_{vj} = 25^\circ\text{C}; 8,3 \dots 10 \text{ ms}$ $T_{vj} = 150^\circ\text{C}; 8,3 \dots 10 \text{ ms}$		600 2800 1800	A A A ² S
V_F	$T_{vj} = 25^\circ\text{C}; I_F = 150 \text{ A}$		1,6	V
$V(\overline{rO})$	$T_{vj} = 150^\circ\text{C}$		0,85	V
r_T	$T_{vj} = 150^\circ\text{C}$		8	m Ω
I_{RD}	$T_{vj} = 25^\circ\text{C}; V_{RD} = V_{RRM}$		1	mA
t_{rr}	$T_{vj} = 150^\circ\text{C}; V_{RD} = V_{RRM}$		10	μs
f_G	$T_{vj} = 25^\circ\text{C}$		typ. 10 2000	Hz
R_{thjc}	total	0,65	0,45	$^\circ\text{C}/\text{W}$
R_{thch}	total	0,06	0,06	$^\circ\text{C}/\text{W}$
R_{thja}	$T_{amb} = 35^\circ\text{C}; P1A/120 F$ isolated ⁽¹⁾ chassis ⁽²⁾ P1A/120	0,9 5,7 2,5 1,3	0,7 5,5 2,3 1,1	$^\circ\text{C}/\text{W}$ $^\circ\text{C}/\text{W}$ $^\circ\text{C}/\text{W}$ $^\circ\text{C}/\text{W}$
T_{vj}		- 40...+ 150		$^\circ\text{C}$
T_{sig}		- 55...+ 150		$^\circ\text{C}$
V_{isol}	a.c. 50...60 Hz; r.m.s., 1 s / 1 min	3000 / 2500		V
RC	$PR = 1 \text{ W}$	50 0,1		μF
F_u		50		Nm
M_1	to heatsink	5 \pm 15 %		A
M_2	to terminals	44 \pm 15 %		lb. in.
w	to terminals	3 \pm 15 %		Nm
Case		26 \pm 15 %		lb. in.
		250		g
		G 14	G 15	

1) Freely suspended or mounted on an insulator

2) Mounted on a painted metal sheet of min. 250 x 250 x 1 mm

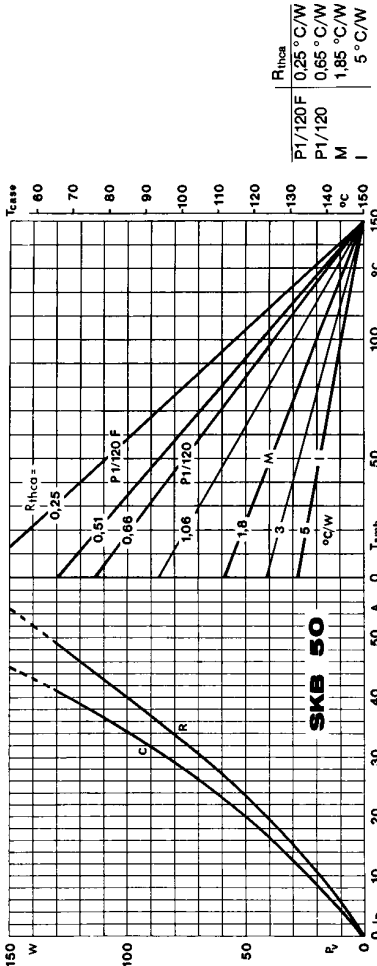


Fig. 3 a Power dissipation vs. output current and case temperature

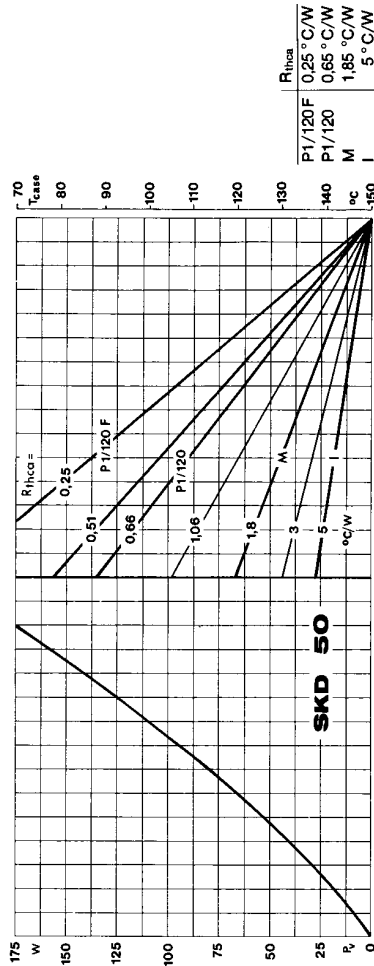


Fig. 3 b Power dissipation vs. output current and case temperature

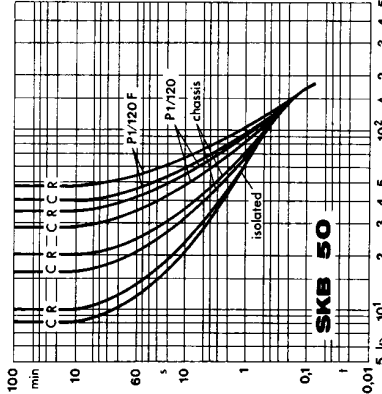


Fig. 6 a Rated overload current vs. time

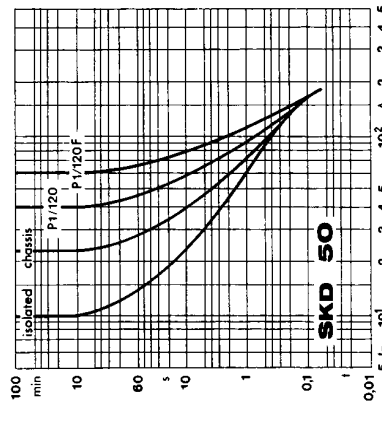


Fig. 6 b Rated overload current vs. time

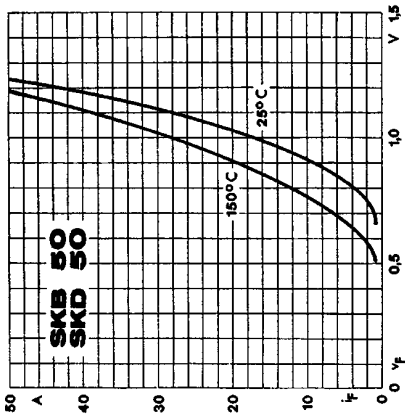
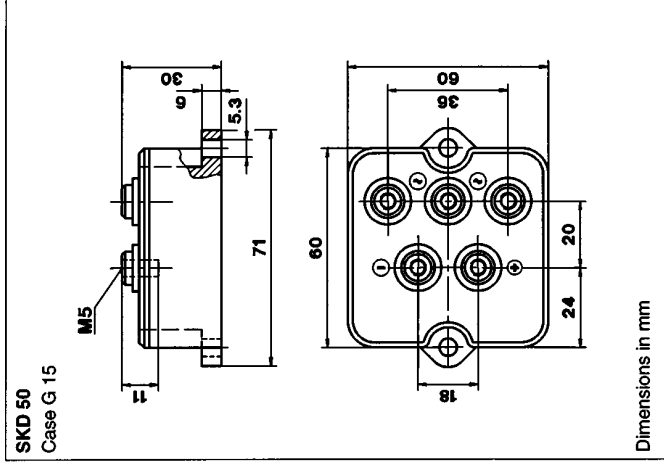
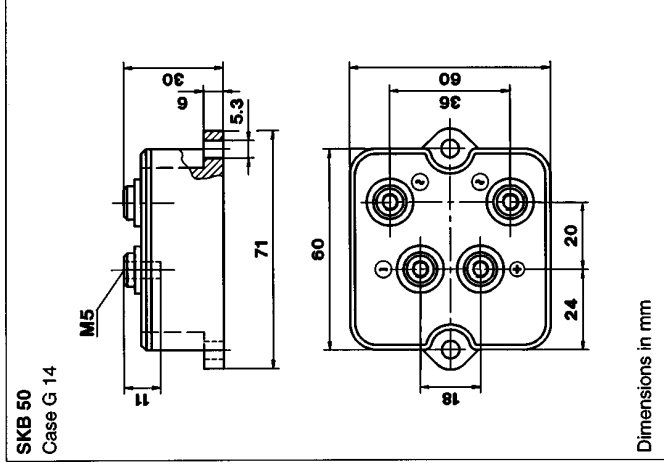


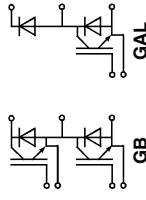
Fig. 9 Forward characteristics of a single diode



SEMİTRANS® M IGBT Modules SKM 50 GB 123 D SKM 50 GAL 123 D



SEMİTRANS 2



Features

- MOS input (voltage controlled)
- N channel, Homogeneous Si
- Low inductance case
- Very low tail current with low temperature dependence
- High short circuit capability, self limiting to $6 \cdot I_{nom}$
- Latch-up free
- Fast & soft inverse CAL diodes⁵⁾
- Isolated copper baseplate using DCB Direct Copper Bonding Technology
- Large clearance (10 mm) and creepage distances (20 mm).

Typical Applications: → B 6 - 21

- Three phase inverter drives
- Switching (not for linear use)

- 1) $T_{case} = 25^\circ\text{C}$, unless otherwise specified
- 2) $I_F = -I_C$, $V_R = 600\text{ V}$, $-di/dt = 800\text{ A}/\mu\text{s}$, $V_{GE} = 0\text{ V}$
- 3) Use $V_{GE,off} = -5 \dots -15\text{ V}$
- 5) See fig. 2 + 3; $R_{th,off} = 27\ \Omega$
- 6) CAL = Controlled Axial Lifetime Technology.

Case and mech. data → B 6 - 22 SEMİTRANS 2

Symbol	Absolute Maximum Ratings Conditions ¹⁾	Values ... 123 D	Units
V_{CES}	$R_{GE} = 20\text{ k}\Omega$	1200	V
V_{CGR}	$T_{case} = 25/80^\circ\text{C}$	1200	V
I_C	$T_{case} = 25/80^\circ\text{C}$	50 / 40	A
I_{CM}	$T_{case} = 25/80^\circ\text{C}$; $t_p = 1\text{ ms}$	100 / 80	A
V_{GES}		± 20	V
P_{tot}	per IGBT, $T_{case} = 25^\circ\text{C}$	310	W
$T_{J, (sig)}$		-40 ... +150 (125)	$^\circ\text{C}$
V_{isol}	AC, 1 min.	2500	V
humidity	DIN 40 040	Class F	
climate	DIN IEC 68 T.1	55/150/56	
Diodes			
$I_F = -I_C$	$T_{case} = 25/80^\circ\text{C}$	50 / 40	A
$I_{FSM} = -I_{CM}$	$T_{case} = 25/80^\circ\text{C}$; $t_p = 1\text{ ms}$	100 / 80	A
I_{FSM}	$t_p = 10\text{ ms}$; \sin ; $T_J = 150^\circ\text{C}$	550	A
I_T^2	$t_p = 10\text{ ms}$; $T_J = 150^\circ\text{C}$	1500	A^2s

Symbol	Characteristics Conditions ¹⁾	min.	typ.	max.	Units
$V_{BR,CES}$	$V_{GE} = 0$, $I_C = 1\text{ mA}$	$\geq V_{CES}$	-	-	V
$V_{GE(th)}$	$V_{GE} = V_{CE}$, $I_C = 2\text{ mA}$	4,5	5,5	6,5	V
I_{CES}	$V_{GE} = 0$, $T_J = 25^\circ\text{C}$	-	0,3	1	mA
I_{GES}	$V_{CE} = V_{CES}$, $T_J = 125^\circ\text{C}$	-	3	-	mA
I_{GESat}	$V_{CE} = 20\text{ V}$, $V_{GE} = 0$	-	2,5(3,1)	3(3,7)	mA
V_{CEsat}	$I_C = 40\text{ A}$, $V_{GE} = 15\text{ V}$;	-	2,7(3,5)	-	V
V_{CEsat}	$I_C = 50\text{ A}$, $T_J = 25 (125)^\circ\text{C}$	-	30	-	S
g_{is}	$V_{CE} = 20\text{ V}$, $I_C = 40\text{ A}$	-	-	350	pF
C _{CHC}	per IGBT	-	-	3300	pF
C _{ges}	$V_{GE} = 0$	-	-	500	pF
C _{oes}	$V_{CE} = 25\text{ V}$	-	-	220	pF
C _{res}	$f = 1\text{ MHz}$	-	-	30	nH
L _{CE}		-	-	70	ns
$t_{d(on)}$	$V_{CC} = 600\text{ V}$	-	-	60	ns
t_r	$V_{GE} = +15\text{ V} / -15\text{ V}^{3)}$	-	-	400	ns
$t_{d(off)}$	$I_C = 40\text{ A}$, ind. load	-	-	45	ns
t_r	$R_{th} = R_{th,off} = 22\ \Omega$	-	-	7	mWs
E _{on 5)}	$T_J = 125^\circ\text{C}$	-	-	4,5	mWs
E _{off 5)}		-	-	-	
Diodes ⁶⁾					
$V_F = V_{EC}$	$I_F = 40\text{ A}$, $V_{GE} = 0\text{ V}$;	-	1,85(1,6)	2,2	V
$V_F = V_{EC}$	$I_F = 50\text{ A}$, $T_J = 25 (125)^\circ\text{C}$	-	2,0(1,8)	-	V
V_{TO}	$T_J = 125^\circ\text{C}$	-	-	1,2	mΩ
r_T	$T_J = 25^\circ\text{C}$	-	-	22	μC
I_{RRM}	$I_F = 40\text{ A}$; $T_J = 25 (125)^\circ\text{C}^{(2)}$	-	23(35)	-	A
Q_{rr}	$I_F = 40\text{ A}$; $T_J = 25 (125)^\circ\text{C}^{(2)}$	-	2,3(7)	-	μC
$V_F = V_{EC}$	$I_F = 50\text{ A}$, $V_{GE} = 0\text{ V}$;	-	-	-	V
$V_F = V_{EC}$	$I_F = 75\text{ A}$, $T_J = 25 (125)^\circ\text{C}$	-	-	-	V
V_{TO}	$T_J = 125^\circ\text{C}$	-	-	-	mΩ
r_T	$T_J = 25^\circ\text{C}$	-	-	-	A
I_{RRM}	$I_F = 50\text{ A}$; $T_J = 25 (125)^\circ\text{C}^{(2)}$	-	-	-	μC
Q_{rr}	$I_F = 50\text{ A}$; $T_J = 25 (125)^\circ\text{C}^{(2)}$	-	-	-	μC
Thermal Characteristics					
$R_{th(jc)}$	per IGBT	-	-	0,4	$^\circ\text{C}/\text{W}$
$R_{th(jc)}$	per diode	-	-	0,7	$^\circ\text{C}/\text{W}$
$R_{th(case)}$	per module	-	-	0,05	$^\circ\text{C}/\text{W}$

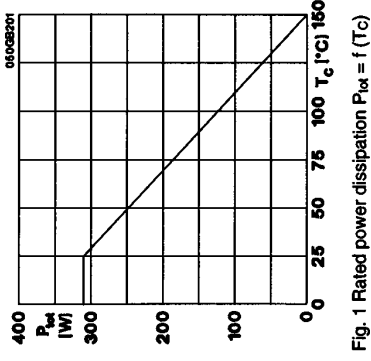


Fig. 1 Rated power dissipation $P_{tot} = f(T_C)$

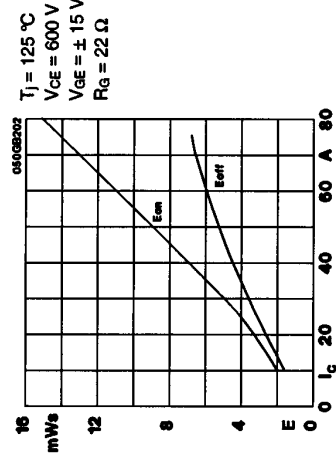


Fig. 2 Turn-off /-off energy = $f(I_C)$

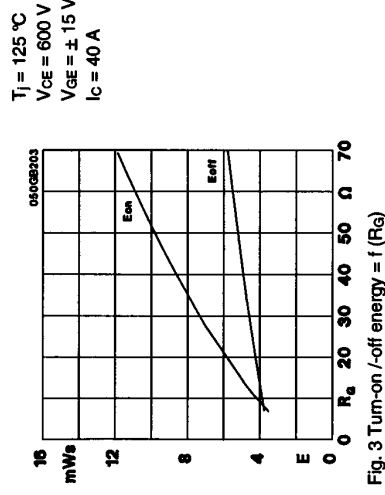


Fig. 3 Turn-on /-off energy = $f(R_G)$

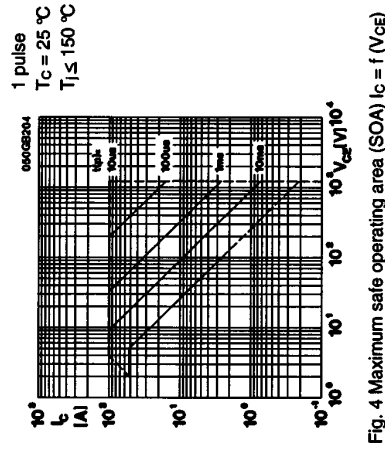


Fig. 4 Maximum safe operating area (SOA) $I_C = f(V_{CE})$

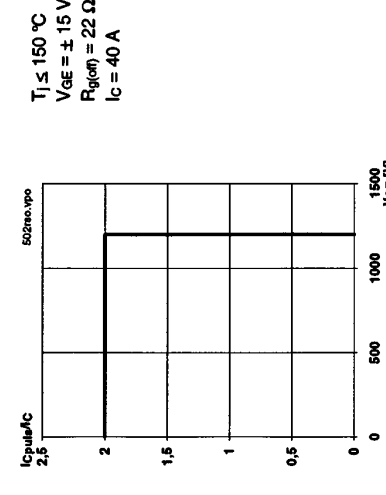


Fig. 5 Turn-off safe operating area (RBSOA) $I_C = f(V_{CE})$

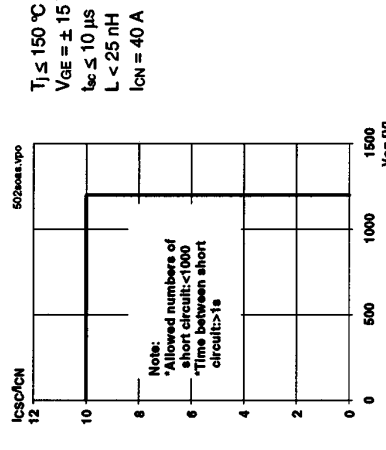


Fig. 6 Safe operating area at short circuit $I_C = f(V_{CE})$

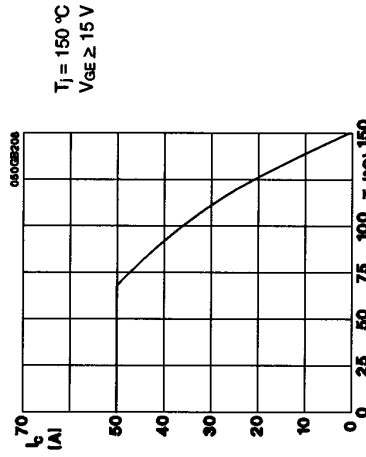


Fig. 8 Rated current vs. temperature $I_c = f(T_c)$

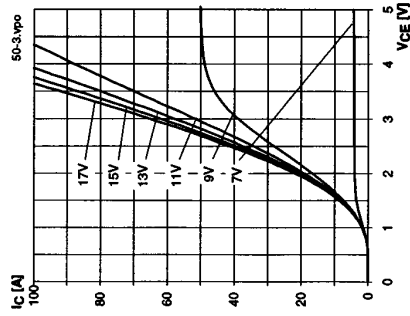


Fig. 9 Typ. output characteristic, $t_p = 80\ \mu\text{s}$; 25°C

$$P_{cond(t)} = V_{CEsat(t)} \cdot I_c(t)$$

$$V_{CEsat(t)} = V_{CE(FO)(T_j)} + r_{CE(T_j)} \cdot I_c(t)$$

$$V_{CE(FO)(T_j)} \leq 1,5 + 0,002 (T_j - 25) [V]$$

$$r_{CE(T_j)} = 0,025 + 0,00010 (T_j - 25) [\Omega]$$

valid for $V_{CE} = +15_{-1}^{+2}$ [V]; $I_c > 0,3 I_{Cnom}$

Fig. 11 Typ. saturation characteristic (IGBT)
Calculation elements and equations

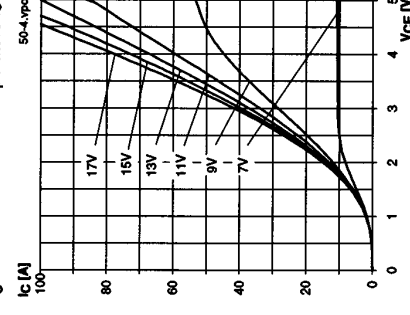


Fig. 10 Typ. output characteristic, $t_p = 80\ \mu\text{s}$; 125°C

Fig. 15 Typ. switching times vs. I_c

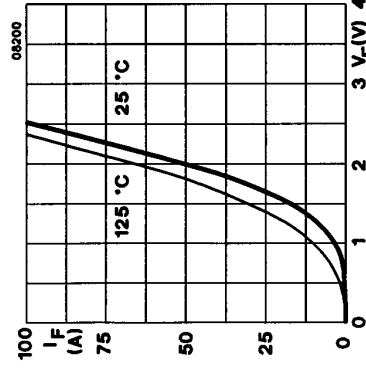


Fig. 17 Typ. CAL diode forward characteristic

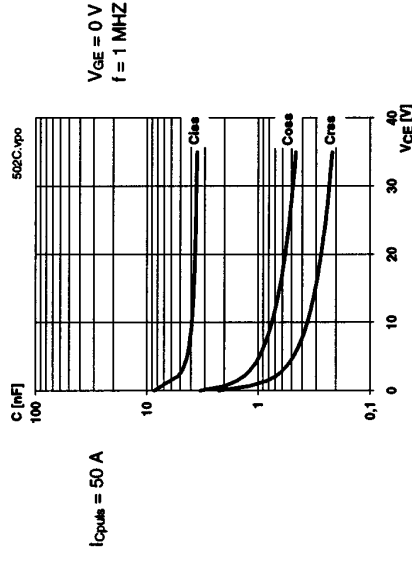


Fig. 13 Typ. gate charge characteristic

$T_j = 125^\circ\text{C}$
 $V_{CE} = 600\text{ V}$
 $V_{GE} = \pm 15\text{ V}$
 $R_{\theta jn} = 22\ \Omega$
 $R_{\theta jef} = 22\ \Omega$
induct. load

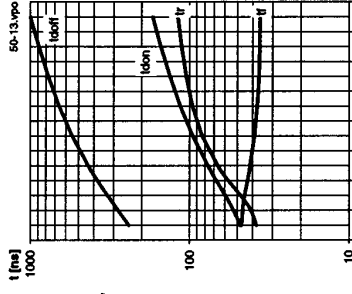


Fig. 14 Typ. capacitances vs. V_{CE}

$T_j = 125^\circ\text{C}$
 $V_{CE} = 600\text{ V}$
 $V_{GE} = \pm 15\text{ V}$
 $I_c = 40\text{ A}$
induct. load

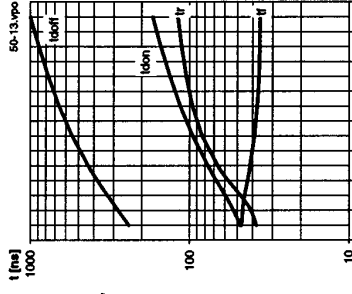


Fig. 16 Typ. switching times vs. gate resistor R_g

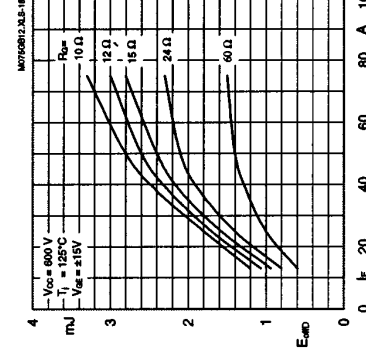


Fig. 18 Diode turn-off energy dissipation per pulse

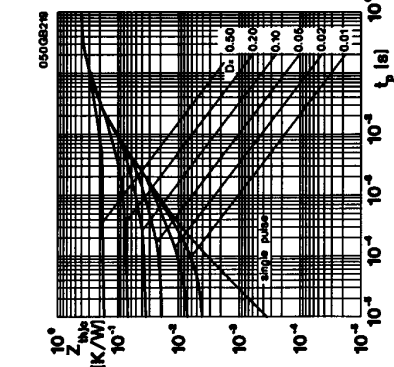


Fig. 19 Transient thermal impedance of IGBT
 $Z_{th(jc)} = f(t_p)$; $D = t_p / t_c = t_p \cdot f$

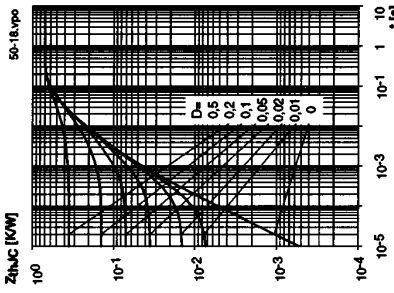


Fig. 20 Transient thermal impedance of inverse CAL diodes
 $Z_{th(jc)} = f(t_p)$; $D = t_p / t_c = t_p \cdot f$

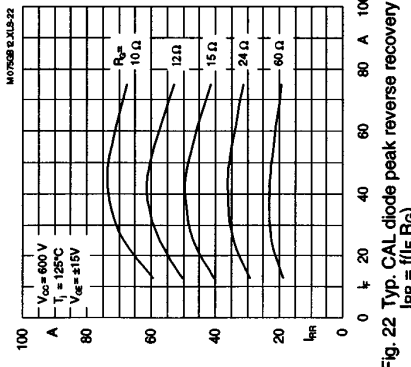


Fig. 22 Typ. CAL diode peak reverse recovery current
 $I_{RR} = f(t_r, R_{th(jc)})$

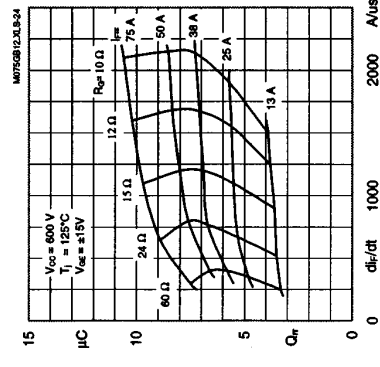


Fig. 24 Typ. CAL diode recovery charge

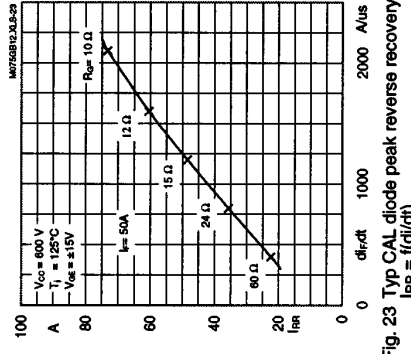
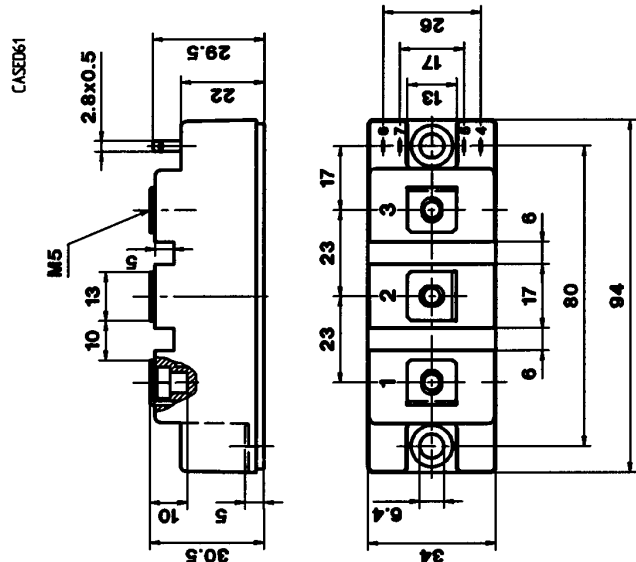


Fig. 23 Typ CAL diode peak reverse recovery current
 $I_{RR} = f(di/dt)$

Typical Applications

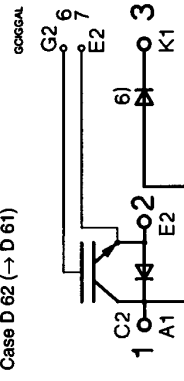
- Include
- Switched mode power supplies
- DC servo and robot drives
- Inverters
- DC choppers
- AC motor speed control
- Inductive heating
- UPS Uninterruptible power supplies
- General power switching applications
- Electronic (also portable) welders
- Pulse frequencies also above 15 kHz

SEMITRANS 2
 Case D 61
 UL Recognized
 File no. E 63 532
SKM 50 GB 123 D



Dimensions in mm

SKM 50 GAL 123 D
 Case D 62 (→ D 61)



Dimensions in mm

Case outline and circuit diagrams

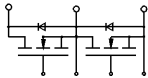
Mechanical Data		Values		Units	
Symbol	Conditions	min.	typ.	max.	
M1	to heatsink, SI Units	3	-	5	Nm
M2	to heatsink, US Units	27	-	44	lb.in.
a	for terminals, SI Units	2,5	-	5	Nm
w	for terminals, US Units	22	-	44	lb.in.
		-	-	5x9,81	m/s ²
		-	-	250	g

This is an electrostatic discharge sensitive device (ESDS). Please observe the international standard IEC 747-1, Chapter IX.
 Eight devices are supplied in one SEMIBOX A without mounting hardware, which can be ordered separately under Ident No. 33321100 (for 10 SEMITRANS 2).
 Larger packaging units of 20 or 42 pieces are used if suitable Accessories → page B 6 - 4.
 SEMIBOX → page C - 1.

SEMİTRANS® M Power MOSFET Modules SKM 254 F



SEMİTRANS 2



Features

- N Channel, enhancement mode
- Fast inverse diodes
- Short internal connections avoid oscillations
- Switching kW's in less than 1 μ s
- Isolated copper baseplate
- All electrical connections on top for easy busbaring
- Large clearances and creepage distances
- UL recognized, file no. E 63 532

Typical Applications

- Switched mode power supplies
- DC servo and robot drives
- DC choppers
- Resonant and welding inverters
- Induction heaters
- AC motor drives
- Laser power supplies
- UPS equipment
- Plasma cutting
- Not suitable for linear amplification

This is an electrostatic discharge sensitive device (ESDS). Please observe the international standard IEC 747-1, Chapter IX.

Screws \rightarrow page B 6 - 4

Absolute Maximum Ratings		Values	Units
Symbol	Conditions ¹⁾		
V _{DS}	R _{GS} = 20 k Ω	500	V
V _{DGR}		500	V
I _D		35	A
I _{DM}		140	A
V _{GS}		± 20	V
P _D		400	W
T _J , T _{stg}	AC, 1 min	- 55 ... +150	$^{\circ}$ C
V _{isol}	humidity	2 500	V
climate	DIN 40 040	Class F	
	DIN IEC 68 T.1	55/150/56	
Inverse Diode			
I _F = - I _D		35	A
I _{FM} = - I _{DM}		140	A

Characteristics		min.	typ.	max.	Units
Symbol	Conditions ¹⁾				
V _{I(BR)SS}	V _{GS} = 0, I _D = 0,25 mA	500	-	-	V
V _{GS(th)}	V _{GS} = V _{DS} , I _D = 1 mA	2,1	3,0	4,0	V
I _{SS}	V _{GS} = 0, T _J = 25 $^{\circ}$ C	-	50	250	μ A
I _{SS}	V _{GS} = 500 V, T _J = 125 $^{\circ}$ C	-	300	1000	μ A
I _{GS}	V _{GS} = 20 V, V _{DS} = 0	-	10	100	nA
R _{DS(on)}	V _{GS} = 10 V, I _D = 22 A	-	140	170	m Ω
g _{fs}	V _{GS} = 25 V, I _D = 22 A	13	20	-	S
C _{CHC}	per MOSFET	-	100	-	pF
C _{iss}	V _{GS} = 0	-	18	24	nF
C _{oss}	V _{GS} = 25 V	-	1,3	1,9	nF
C _{rss}	f = 1 MHz	-	0,48	0,7	nF
L _{PS}		-	-	20	nH
t _{d(on)}	V _{DD} = 250 V	-	60	-	ns
t _r	I _D = 22 A	-	30	-	ns
t _{d(off)}	V _{GS} = 10 V	-	270	-	ns
t _f	R _{GS} = 3,3 Ω	-	55	-	ns

Inverse Diode		min.	typ.	max.	Units
V _{SD}	I _F = 70 A, V _{GS} = 0	-	1,2	1,6	V
t _{rr}	T _J = 25 $^{\circ}$ C ²⁾	-	200	280	ns
Q _{rr}	T _J = 150 $^{\circ}$ C ²⁾	-	350	500	ns
I _{FRM}	T _J = 25/150 $^{\circ}$ C ²⁾	-	1,5/8,5	2,5/12	μ C
	T _J = 25/150 $^{\circ}$ C ²⁾	-	12/28	-	A
Thermal Characteristics					
R _{thjc}	per MOSFET	-	0,31	-	$^{\circ}$ C/W
R _{thch}	per module	-	0,07	-	$^{\circ}$ C/W

Mechanical Data		min.	typ.	max.	Units
M ₁	to heatsink, SI Units	4	-	5	Nm
M ₂	to heatsink, US Units	35	-	44	lb.in.
a	for terminals, SI Units	2,5	-	3,5	Nm
w	for terminals, US Units	22	-	24	lb.in.
		-	-	5x9,81	m/s ²
Case	\rightarrow page B 5 - 2	-	D 70	-	g

¹⁾ T_{case} = 25 $^{\circ}$ C, unless otherwise specified.

²⁾ I_F = - I_D, V_R = 100 V, - di_F/dt = 100 A/ μ s

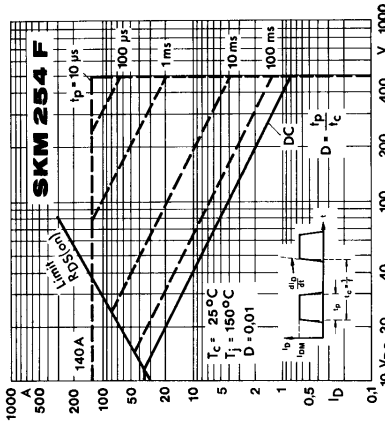


Fig. 2 Maximum safe operating area

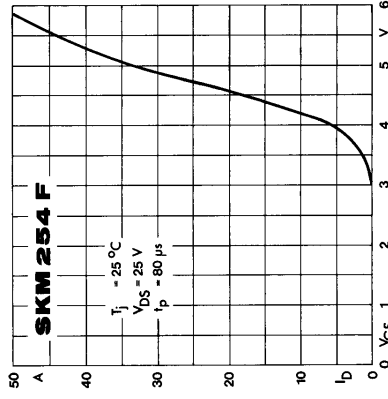


Fig. 4 Transfer characteristic

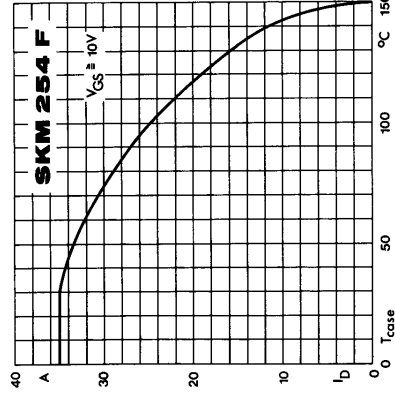


Fig. 6 Rated current vs. temperature

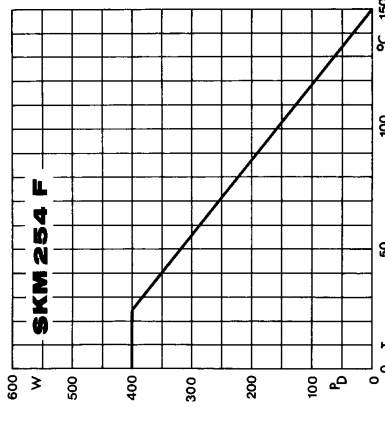


Fig. 1 Rated power dissipation vs. temperature

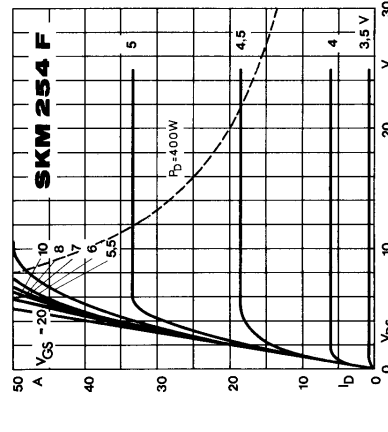


Fig. 3 Output characteristic

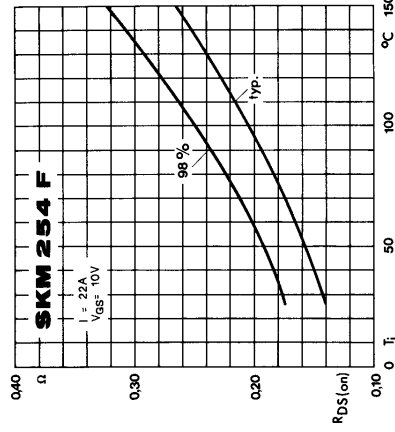


Fig. 5 On-resistance vs. temperature

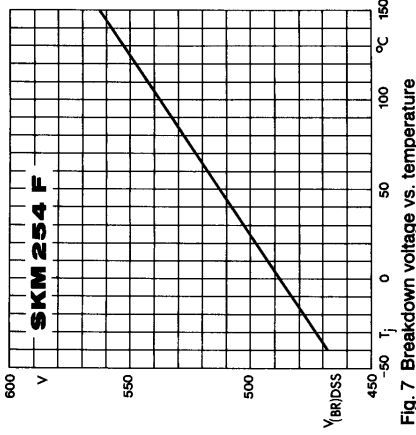


Fig. 7 Breakdown voltage vs. temperature

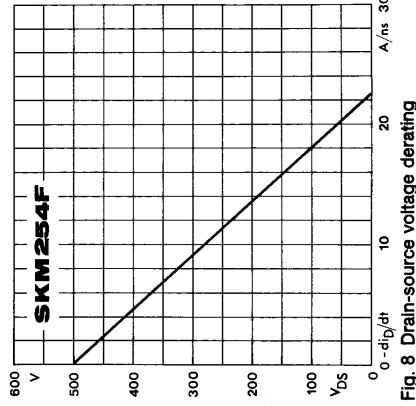


Fig. 8 Drain-source voltage derating

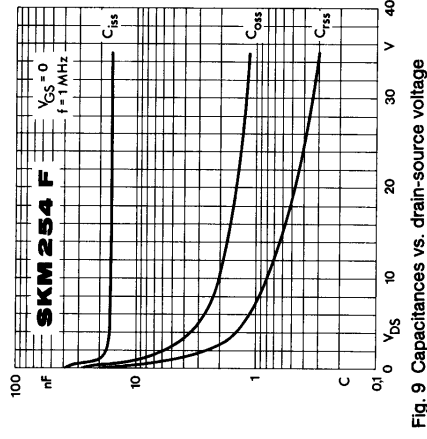


Fig. 9 Capacitances vs. drain-source voltage

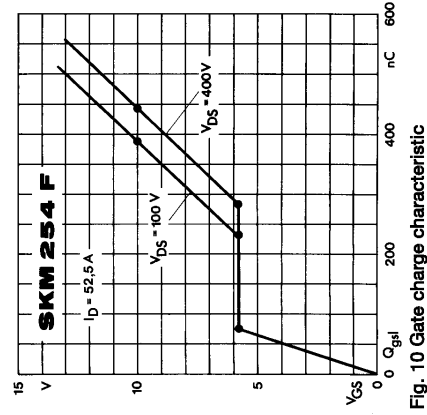


Fig. 10 Gate charge characteristic

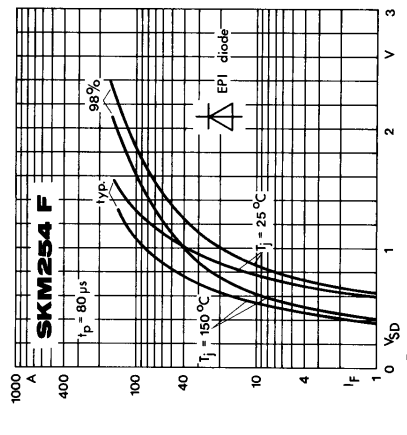


Fig. 11 Diode forward characteristic

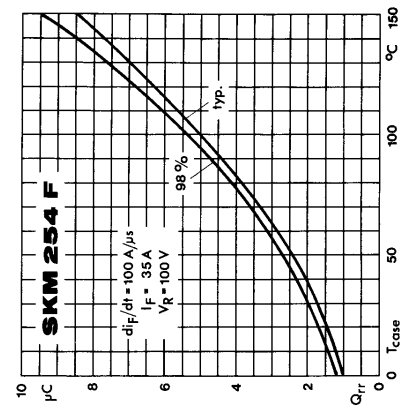


Fig. 12 Diode recovered charge

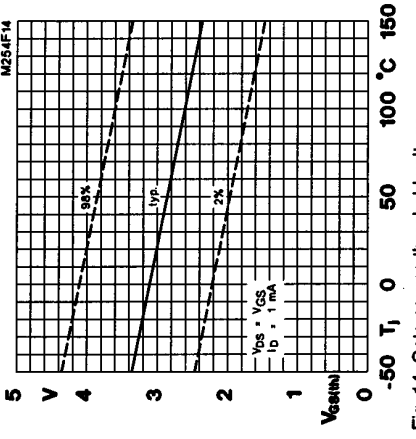


Fig. 14 Gate-source threshold voltage

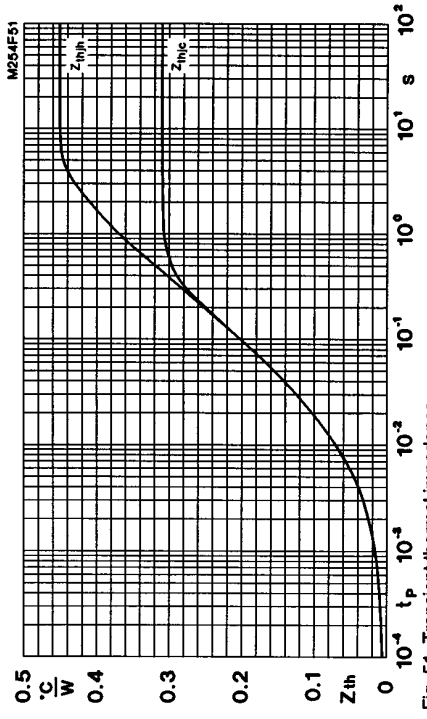


Fig. 51 Transient thermal impedance

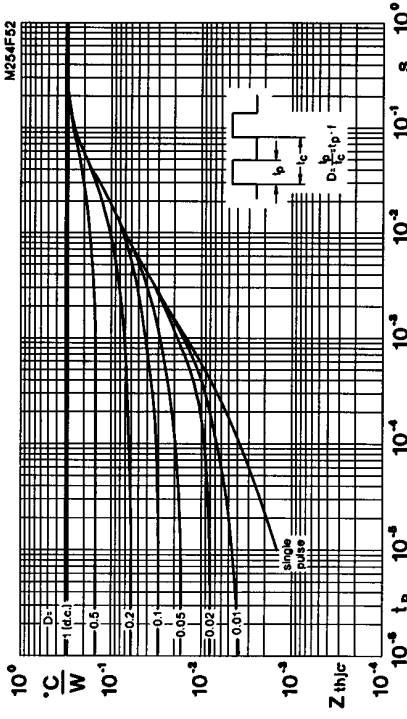


Fig. 52 Thermal impedance under pulse conditions